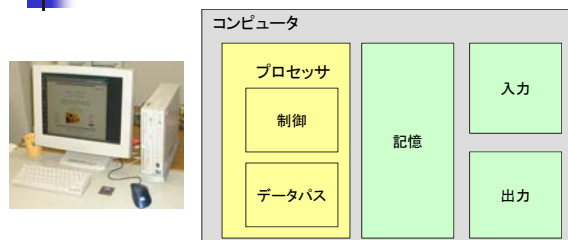


計算機アーキテクチャ 第一 (E)

4. プロセッサの構成

吉瀬 謙二 計算工学専攻
kise_at_cs.titech.ac.jp
W641講義室 木曜日13:20 - 14:50

コンピュータ(ハードウェア)の古典的な要素



プロセッサは記憶装置から命令とデータを取り出す。入力装置はデータを記憶装置に書き込む。出力装置は記憶装置からデータを読み出す。制御装置は、データバス、記憶装置、入力装置、そして出力装置の動作を指定する信号を送る。

出典: パターソン & ヘネシー、コンピュータの構成と設計

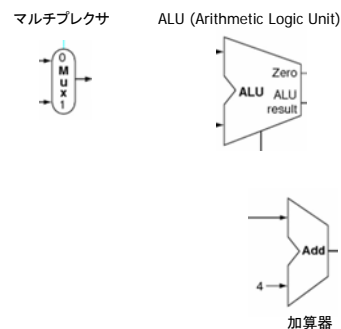
2

命令処理のための基本的な5つのステップ

- **IF(Instruction Fetch)**
メモリから命令をフェッチする。
- **ID(Instruction Decode)**
命令をデコード(解読)しながら、レジスタの値を読み出す。
- **EX(Execution)**
命令操作の実行またはアドレスの生成を行う。
- **MEM(Memory Access)**
必要であれば、データ・メモリ中のオペランドにアクセスする。
- **WB(Write Back)**
必要であれば、結果をレジスタに書き込む。

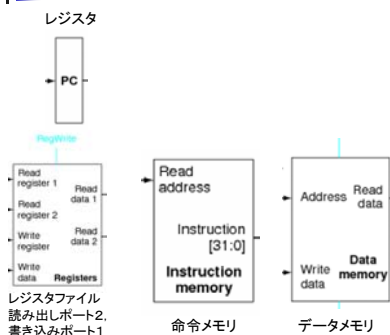
3

主な構成要素(1)



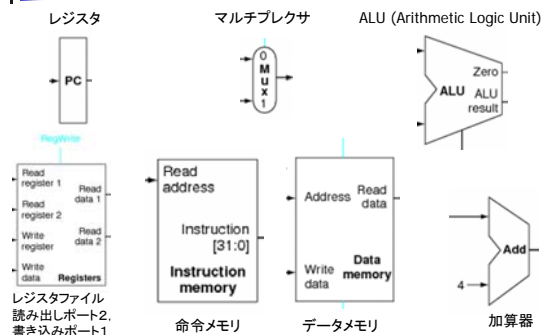
4

主な構成要素(2)



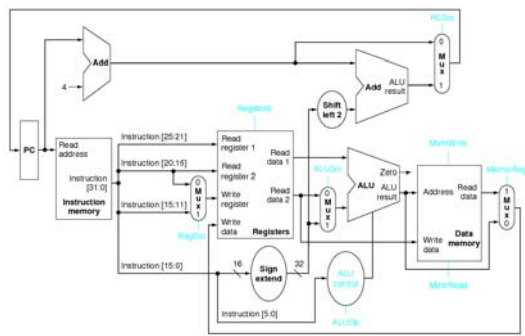
5

主な構成要素



6

プロセッサのデータパス(シングル・サイクル)

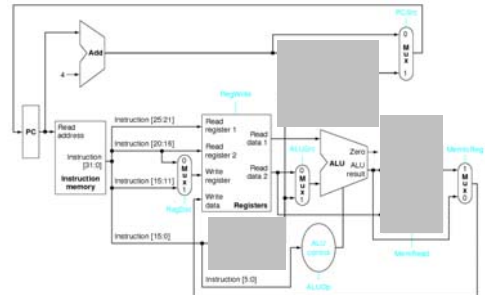


7

プロセッサのデータパス(シングル・サイクル)

op	rs	rt	rd	shamt	funct
----	----	----	----	-------	-------

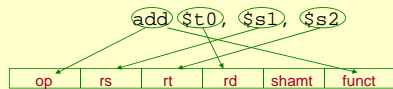
0x800 add \$t0, \$s1, \$s2 [add \$8, \$17, \$18]



8

Machine Language - Add Instruction

- Instructions, like registers and words of data, are **32 bits long**
- Arithmetic Instruction Format (R format):



op 6-bits opcode that specifies the operation
rs 5-bits register file address of the first source operand
rt 5-bits register file address of the second source operand
rd 5-bits register file address of the result's destination
shamt 5-bits shift amount (for shift instructions)
funct 6-bits function code augmenting the opcode

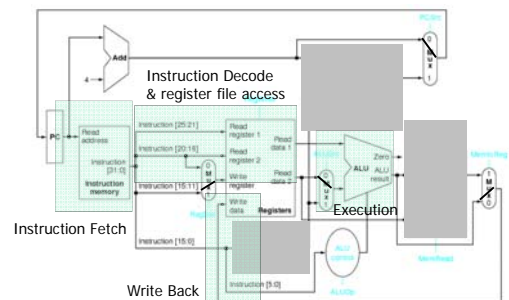
Adapted from Computer Organization and Design, Patterson & Hennessy, © 2005

9

プロセッサのデータパス(シングル・サイクル)

op	rs	rt	rd	shamt	funct
----	----	----	----	-------	-------

0x800 add \$t0, \$s1, \$s2 [add \$8, \$17, \$18]



10

主な構成要素(2)



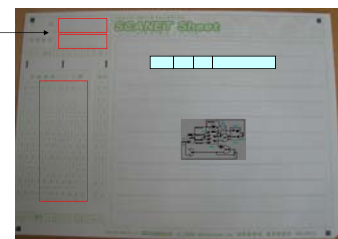
11

Exercise

op	rs	rt	16 bit immediate
----	----	----	------------------

0x804 addi \$t0, \$t1, -1 [addi \$8, \$9, -1]

氏名, 学籍番号,
学籍番号マーク欄(右詰で)



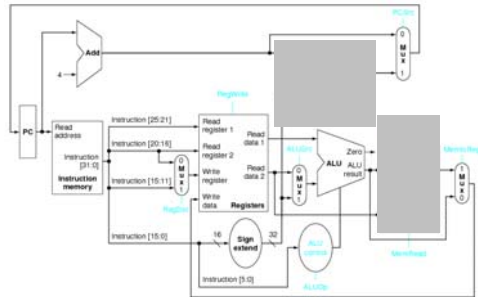
プロセッサのデータパスを描き,
この命令を実行する際,
確定するデータパスに値を示せ。

12

プロセッサのデータパス(シングル・サイクル)

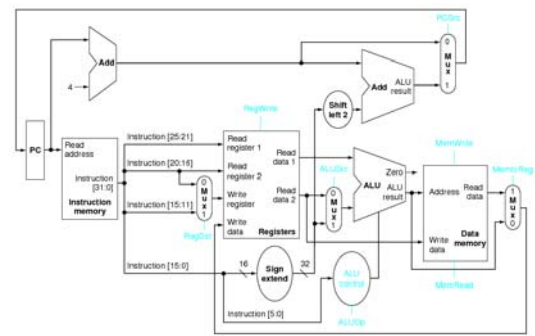
op	rs	rt	16 bit immediate
----	----	----	------------------

 I format
 0x804 addi \$t0, \$t1, -1 [addi \$8, \$9, -1]



13

プロセッサのデータパス(シングル・サイクル)



14

アナウンス

- 講義スライドおよびスケジュール
 - www.arch.cs.titech.ac.jp
 - 講義日程が変更になることがあるので頻繁に確認すること。

15