

計算機アーキテクチャ 第一 (E)

1. 計算機システムの基本構成と動作原理

吉瀬 謙二 計算工学専攻
kise@cs.titech.ac.jp
W641講義室 木曜日13:20 - 14:50

1

関連科目・履修条件等

- 4学期: 計算機論理設計
 - 計算機を構成するプロセッサとその制御部に関し、具体構成と設計の原理を講義する。特に、レジスタトランスファ言語を用いて計算機の内部動作を記述し、簡単な計算機的设计を行う。
- 5学期: 計算機アーキテクチャ第一
 - CPUを含め、メモリ、チャネル、入出力、通信制御、等の計算機システムを構成する各種装置について、その役割、動作原理について講義する。
- 6学期: 計算機アーキテクチャ第二
 - 最新の計算機システムに採り入れられている高速プロセッサ制御方式、構成方式について述べ、これらの技術を駆使したパイプラインプロセッサ、スーパーコンピュータ、超並列計算機、データフロー計算機、等の先端的なアーキテクチャについて講義する。
- 計算機アーキテクチャ特論(大学院)

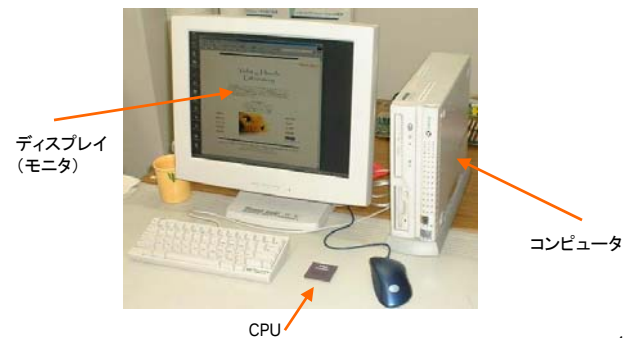
2

計算機アーキテクチャ 第一 (E)

計算機システムの基本構成

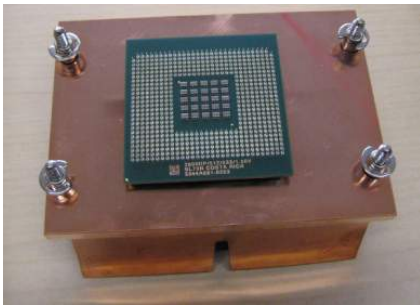
3

計算機(デスクトップコンピュータ)



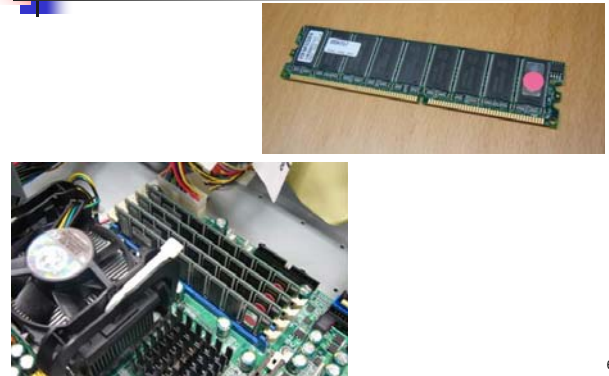
4

マイクロプロセッサ, CPU



5

メモリ DRAM (dynamic random access memory)



6

ディスク, 磁気ディスク



7

グラフィックカード



8

ネットワークカード



9

マザーボード



10

など



11

計算機



12

補足: クラスタ型(並列)計算機



13

計算機アーキテクチャとは？

- アーキテクチャ
Architecture
- 計算機アーキテクチャ
Computer Architecture

14

アーキテクチャ(建築) Architecture



パルテノン神殿



世界最大のクフ王のピラミッド
1個約2.5tのブロックを 230~250万 個
積み重ねて造られている。

写真は計算機アーキテクチャのホームページから <http://www.cs.wisc.edu/arch/www/>

15

計算機アーキテクチャ Computer Architecture



16

計算機アーキテクチャ

What's Computer Architecture?

Computer Architecture is the science and art of selecting and interconnecting hardware components to create computers that meet functional, performance and cost goals. Computer architecture is *not* about using computers to design buildings.

計算機アーキテクチャのホームページから <http://www.cs.wisc.edu/arch/www/>

17

計算機

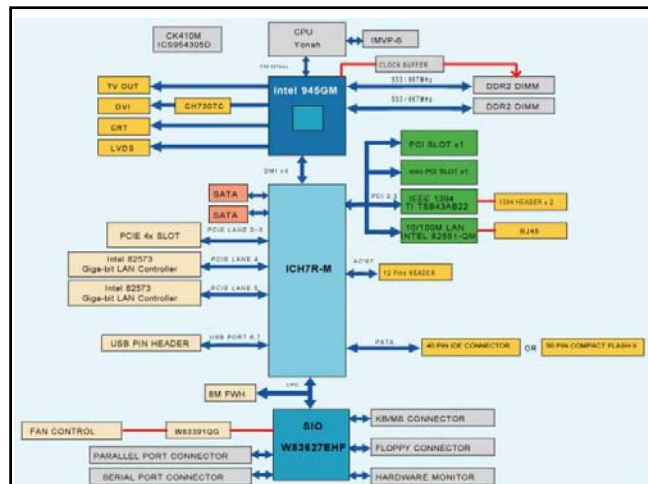
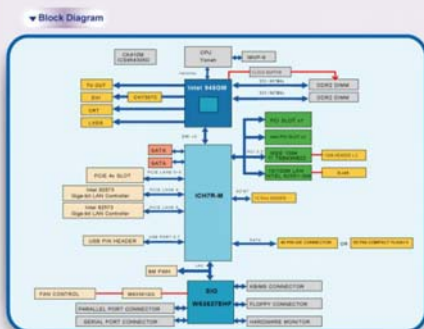


18

計算機アーキテクチャ, ブロック図

Tomcat i945GM S3095G3NR

TOP View



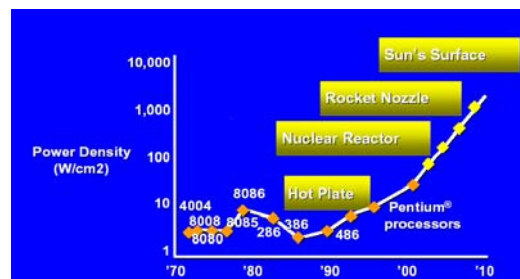
計算機アーキテクチャへの要求

- 速度
- 消費電力
- 発熱
- 音
- 価格
- 安定性, 信頼性

21

増加を続けるプロセッサのエネルギー消費

このままでは、プロセッサの熱は核反応、ロケットの噴射口、太陽の表面のエネルギー消費に近づいていく。

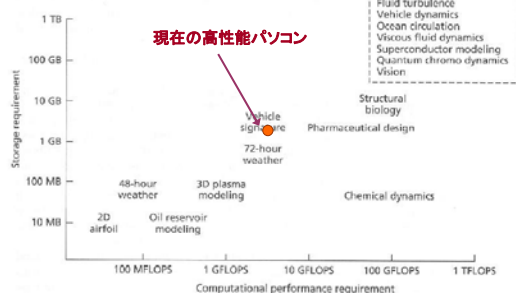


出典: Gelsinger's Slide from ISSCC 2001

22

人類にとって重要な問題 グランドチャレンジ

科学や工学の分野における重要問題で、現在のコンピュータでは計算が困難な問題



出典: David E. Culler, Jaswinder Pal Singh, Parallel Computer Architecture (p.7)

23

スーパーコンピュータのダウンサイジング

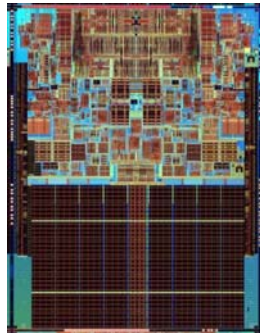
Titech
TSUBAME
~80+ racks
350m2 floor area
1.2 MW (peak)



24

先端マイクロプロセッサ Intel Core 2 Duo

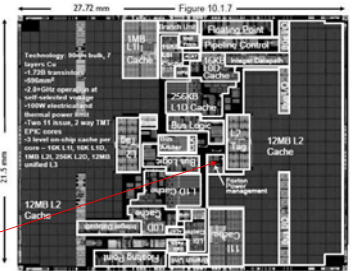
- (2006年7月発表)
 - 65nmプロセス
 - 143mm²
 - 291M トランジスタ
 - 65W
- Core Micro Architecture
 - Intelligent power capability
 - Micro-Fusion
 - RISC vs CISC
 - Advanced Smart Cache



Intel Developer Forum 25

先端マイクロプロセッサ Intel Montecito

- 2個のEPICプロセッサコア
- 1MB L2, 12MB L2 キャッシュ
- EPICコアは11 issue, 2way Temporal MT
- 初の10億超トランジスタ
 - 1.72BTrs
 - 21.5mm x 27.7mm
 - 90nm
 - 100W
- パワー制御用の専用チップ Foxtonを搭載



Source: ISSCC 2005 papers

26

先端マイクロプロセッサ Cell Broadband Engine

- ヘテロジニアス チップマルチプロセッサ
 - PowerPC Processor Element (PPE) 1個
 - Synergistic Processor Element (SPE) 8個

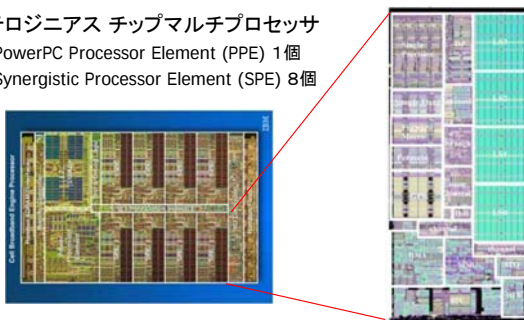


Diagram created by IBM to promote the CBEP, ©2005 WIKIPEDIA J&V

27

先端マイクロプロセッサ SUN Rock

- A Third-Generation 65nm 16-Core 32-Thread Plus 32-Scout-Thread CMT SPARC® Processor

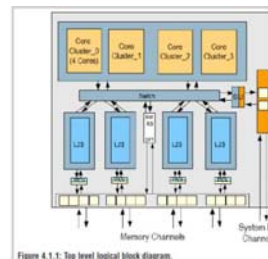


Figure 4.1.1: Top level logical block diagram.

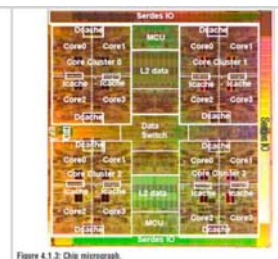


Figure 4.1.2: Chip micrograph.

Source: ISSCC 2008 papers

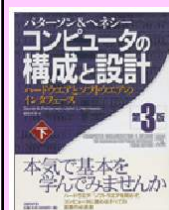
28

Intel 48コア シングルチップクラウドコンピュータ



29

計算機アーキテクチャ 第一 (E)

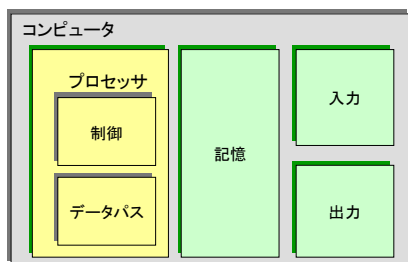


計算機システムの動作原理

2010年 前学期 TOKYO TECH

30

コンピュータ(ハードウェア)の古典的な要素



プロセッサは記憶装置から命令とデータを取り出す。入力装置はデータを記憶装置に書き込む。出力装置は記憶装置からデータを読み出す。制御装置は、データバス、記憶装置、入力装置、そして出力装置の動作を指定する信号を送る。

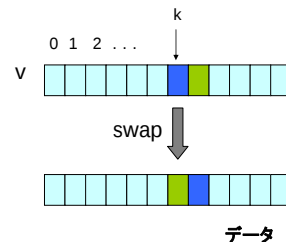
出典: パターソン & ヘネシー、コンピュータの構成と設計

31

高水準言語からハードウェアの言語へ

```
swap(int v[], int k)
{
    int temp;
    temp = v[k];
    v[k] = v[k+1];
    v[k+1] = temp;
}
```

C言語で記述したプログラム



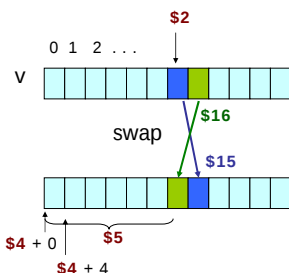
データ

32

高水準言語からハードウェアの言語へ

swap:

```
muli $2, $5, 4
add $2, $4, $2
lw $15, 0($2)
lw $16, 4($2)
sw $16, 0($2)
sw $15, 4($2)
jr $31
```



MIPSのアセンブリ言語に変換されたプログラム

33

高水準言語からハードウェアの言語へ

```
swap(int v[], int k)
{
    int temp;
    temp = v[k];
    v[k] = v[k+1];
    v[k+1] = temp;
}
```

C言語で記述したプログラム



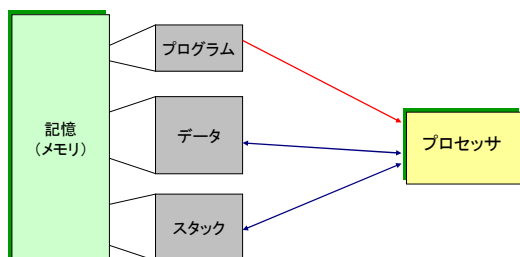
```
swap:
    muli $2, $5, 4
    add $2, $4, $2
    lw $15, 0($2)
    lw $16, 4($2)
    sw $16, 0($2)
    sw $15, 4($2)
    jr $31
```

MIPSのアセンブリ言語に変換されたプログラム

機械語に落とされたプログラム(機械命令の集まり)

34

プログラム、データ、その他

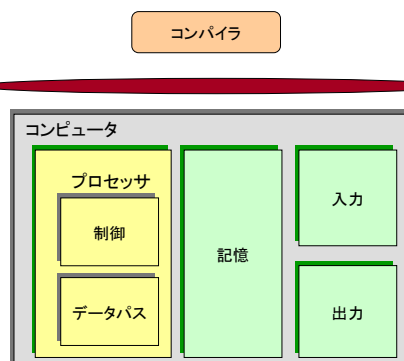


35

コンピュータ(ハードウェア)の古典的な要素

インターフェース

性能の評価



36

講義項目

- **計算機システムの基本構成と動作原理**
- データ形式、命令形式、アドレス指定形式
- **メモリ1**: 半導体メモリシステム、ファイルメモリシステム
- **メモリ2**: 記憶階層、キャッシュシステム
- **メモリ3**: 仮想記憶システム(セグメンテーション、ページング、等)
- **メモリ4**: 主記憶とファイルメモリの管理、多重仮想記憶、記憶保護
- **割り込み1**: 割り込みの必要性、割り込みの種類
- **割り込み2**: 割り込み処理の流れ
- **入出力制御1**: チャンネル、チャンネルプログラム方式
- **入出力制御2**: 入出力動作の流れ、チャンネル動作の効率化
- **入出力制御3**: チャンネルの種類、通信制御

レポートと期末試験により評価、今年度はちょっと修正

37

参考書

- **コンピュータの構成と設計 第3版**、
パターソン&ヘネシー(成田光彰
訳)、日経BP社、2006
- コンピュータアーキテクチャ 定量的アプローチ 第4版
翔泳社、2008
- コンピュータアーキテクチャ、
村岡 洋一 著、近代科学社、1989
- 計算機システム工学、
富田 真治、村上 和彰 著、昭晃堂、1988
- コンピュータハードウェア、
富田 真治、中島 浩 著、昭晃堂、1995
- 計算機アーキテクチャ、
橋本 昭洋 著、昭晃堂、1995



38

参考書

- **コンピュータの構成と設計 第3版**、
パターソン&ヘネシー(成田光彰
訳)、日経BP社、2006
- **コンピュータアーキテクチャ 定量的アプローチ 第4版**
翔泳社、2008
- コンピュータアーキテクチャ、
村岡 洋一 著、近代科学社、1989
- 計算機システム工学、
富田 真治、村上 和彰 著、昭晃堂、1988
- コンピュータハードウェア、
富田 真治、中島 浩 著、昭晃堂、1995
- 計算機アーキテクチャ、
橋本 昭洋 著、昭晃堂、1995



39

レポート 問題

1. 部品を組み合わせて計算機(パソコン)を自作したい。
適切な(個人の主観でかまわない)部品と構成を提案せよ。
提案構成でちゃんと動作することを説明せよ。
また、構成の特徴を**魅力的に説明**せよ。
 1. 予算は5万円以内とする。
それぞれの部品の価格をWebにて調査すること。
 2. オペレーティングシステムとして Linux が動作すること。
利用目的とその意義を明確にすること。
 3. 計算機本体のみとする。ディスプレイやキーボードは不要。
 4. レポートはA4用紙 2枚以内にまとめること。

40

レポート 提出方法

- 4月19日(午後11時)までに電子メールで提出
 - 人よりも先に提出している(先願性)と高得点
 - 斬新または魅力的な計算機構成であれば高得点
 - report10a_at_arch.cs.titech.ac.jp (_at_ を @ に置き換える)
- 電子メールのタイトル
 - ArchReport [学籍番号]
- 電子メールの内容
 - 氏名、学籍番号
 - 回答
 - PDFファイルを添付(画像などを添付して魅力的にまとめることを奨励)
 - A4用紙で2枚以内にまとめること。

41

アナウンス

- 次回は 4月15日(木)
- 講義スライドおよびスケジュール
 - www.arch.cs.titech.ac.jp
 - 講義日程が変更になることがあるので
頻繁に確認すること。

42