

ハードウェアシステムを駆使した 研究・教育の実践

中條 拓伯



発表概要

1. 背景・動機

- 学生実験におけるFPGA利用
- HPCにおけるFPGA活用

2. 現在の取り組み

3. スケーラブルFPGAシステム OCTAVE (Objective Computing Technology with an Accelerating Virtual Engine)

4. ハードウェア拡張機構

5. まとめ

1. 背景・動機

➤ ハードウェア・アーキテクチャ教育:

教育現場において、FPGA を利用したハードウェア実験や実習が活発化!

実験・演習や講義の期間以外では、倉庫に放置され、もったいない!

➤ FPGAのHPCへの利用

高級ハードウェア記述言語で書きたいなあ!

定型化されたアルゴリズムをFPGAを用いてハードウェアアクセラレーション

➤ 高速シリアル通信機能の搭載

スケーラブルな構成が可能で、いっぱいつなげることができるぞ!

Gbpsを超えるシリアル通信が実用化

➤ マルチコア, メニィコア化

今後のプロセッサの性能向上には、マルチ/メニィコアプロセッサ!

いっぱいあるけど、何に使おう!

科学技術振興機構シーズイノベーション 顕在化ステージ

『プロセッサマイクロアーキテクチャ 教育・研究開発のための スケーラブルFPGAシステム』

2008年12月～2009年11月

教育システム：教育効果向上のために
台数を確保

⇒ コストを抑制

⇒ 単体性能が貧弱

⇒ 研究用途には不十分

学生実験におけるFPGA利用

- 東京工業大学情報工学科：MieruPC プロジェクト
 - ハードとソフトのすべてが見えるスタンドアロンで動作する計算機システム
 - FPGAを活用してCPUの内部も見える・修正できる計算機システム
 - 5万行以内のテキスト形式で洗練された計算機システム
 - シンプルで洗練されたソフトウェア群
 - 成果はフリーとして公開
 - 日本の情報工学を活発化
 - MieruPCを世界に広める。

東京農工大
情報工学科に
約30台納入



➤ **電気通信大学情報工学科:**

- **FPGA を用いた論理回路の実験装置を独自に開発**
- **CNP (Compiler-Network-Processor) と呼ばれる実験環境構築**

➤ **熊本大学情報電気電子工学科:**

- (1) **KITE-1 マイクロプロセッサの実装ボードへの適用**
- (2) **Memory モジュールの作成**
- (3) **VGA モジュールの作成**
- (4) **VGA モジュールのシミュレーション方法**
- (5) **Font データの作成**
- (6) **テスト用プログラムの作成(LIFE ゲーム) の作成**
- (7) **統合シミュレーション方法**
- (8) **FPGA への実装**

➤ 広島市立大学情報工学科:

- 16bit パイプライン型RISC プロセッサの設計と実装FPGA ボード
- 「安佐ver.1」などの実験環境
- マイクロコンピュータ設計教育環境City-1
- 学生個々に独自の命令セットから設計
- シミュレーション評価後, FPGA に実装, 動作検証

➤ 京都大学情報工学科:

- PowerMedusa (三菱電機マイコン)
- ボード上のFPGA をプロセッサとしてプログラム
- ボード全体を1つのマイクロコンピュータとして動作
- プロセッサの方式設計から論理設計
- 作成したプロセッサの性能競争: 任意参加のソート速度コンテスト

➤ **東京大学情報科学科：**

- 「半年かけてできるだけ速いコンピュータを作る」
- 独自のコンピュータを設計・制作しコンパイラを実装
- 全員で命令セットやアーキテクチャの設計
- 完成後，発表会で課題プログラムのスピードコンテスト

➤ **名古屋大学電気・電子工学及び電子情報工学教室：**

- 各個人がHDL を用いて独創的なマイクロプロセッサを設計
- 試作FPGA ボード上で動作
- マイクロプロセッサの仕様は各個人が決定
- プロジェクト管理能力や総合的判断能力も要求

➤ 慶応大学情報工学科:

- ハードウェア記述言語を用いてRISC 型16bit CPU を設計
- 論理合成・圧縮を行った後, FPGA 上に実装
- 実際に簡単なプログラムを走らせて動作確認
 - 設計を通じてCPU の基本的構造と動作を理解
 - ハードウェア記述言語を用いてデジタルシステムの設計法習得
 - 設計時に必要なそれぞれのステップ
 - (1) 論理シミュレーションによる動作の確認
 - (2) 論理合成と圧縮,
 - (3)FPGA の配置配線等
 - プログラミングのもっともプリミティブな形を体験

➤ 東京農工情報工学科:

● 1年生: 工学基礎実験: ハードウェアの第一歩

(1) BSch による回路図作成: 2010年度はMarshallの回路作成

(2) らくらくロジックによる論理シミュレーション

(3) ハードウェア記述言語 超入門 (文法は不要)

▪ VerilogPro によるHDL のシミュレーション

(4) MieruPC によるハードウェア実装: 論理合成、配置配線の体験

● 3年生: 実験A

(1) Verilog-HDLによるシミュレーション

(2) FPGAによる回路設計

– 組み合わせ回路の記述とシミュレーション

– 順序回路とステートマシン

● 3年生: 集積回路

(1) Verilog-HDL文法の詳細

(2) MIPSプロセッサのシミュレーションとFPGA実装

FPGAの教育利用を調べてみて...

- 各大学, 独自の教育に活用
- FPGAシステムについては,さまざま
- 担当者が流動的
- 実験システムも随時改良, 進化
- 研究用途として利用するといったケースは稀
ただし, 情報教育に関する研究としてはちらほら
- ハードウェアについて学部 of 早い時期に啓蒙が必要?

- **ほんとに、学生全員に(高度な)ハードウェア教育は必要?**

HPCにおけるFPGA活用

➤ Edinburgh 大学Maxwell :

- FHPCA (FPGA High Performance Computing Alliance)
- 64 個のFPGA を搭載
- 医学, 金融関連の問題に対するアプリケーション

➤ Florida 大学Novo-G:

- 現在世界最速のリコンフィギュラブル・スーパーコンピュータ
- Altera FPGA を搭載したGiDEL社PROCStarIII カードをアクセラレータとして利用
- 96 個のAltera Stratix-III が24 台のネットワークサーバに搭載
- 576GB のメモリが20Gb/s のInfiniBand により接続
- Impulse C によるパッケージによりサポート

➤ Wuppertal 大学QPACE:

- QCD Parallel Computing on the Cell
- Green500においてトップの座
(最もエネルギー効率の優れたスーパーコンピュータ)
- ドイツIBMの研究開発センターと共同で, 複数の大学で開発
- QCD問題を中心に, そのシミュレーションに利用
- IBM PowerXCell 8i プロセッサ
- ネットワーク部分にFPGA を利用
- 効率の良いスケーラブルなコンピュータを構築

➤ **Convey HC-1 :**

- **Hybrid-Core コンピュータ**
- **Intel 社 Xeon を整数計算エンジン**
- **3つのVirtex-5 FPGA をコプロセッサとして利用**
 - **アプリケーションのためのエンジン**
 - **クロスバースイッチ用**
 - **メモリコントローラ**
- **納入実績**
 - **Stanford 大学Center of Computational Earth and Environmental Science (CEES)**
 - **Lawrence Berkeley 国立研究所(LBNL)**
 - **Oak Ridge 国立研究所(ORNL)**

- **東北大学FPGA クラスタ計算機**
 - シストリック計算メモリアーキテクチャ

- **宇宙航空研究開発機構(JAXA) FLOPS2D**
 - 大規模にパイプライン化された流体(CFD: Computational Fluid Dynamics)プログラムを, 複数のFPGA 上に実装するためのマルチFPGA計算機システム

2. 現在の(中條の)取り組み

- 教育および研究の双方に利用可能なシステムの実現
 - (小規模)FPGAとマルチコアプロセッサを接続
 - ハードウェア・アクセラレーションによる, 高性能計算のための新たな協調処理形態の模索
- ⇒ 今後の高性能計算の新たな方向性を開拓

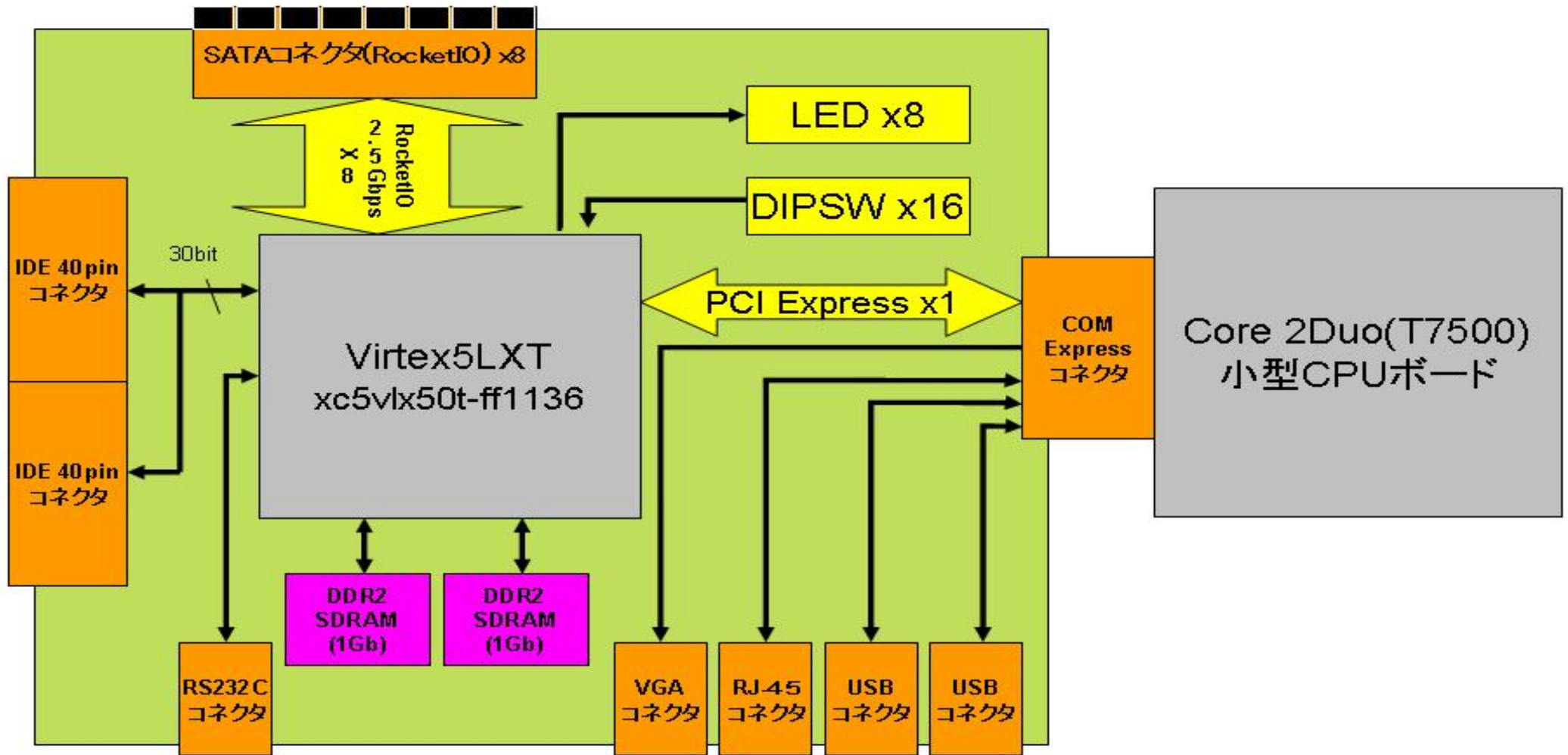
3. スケーラブルFPGAシステム OCTAVE

(Objective Computing Technology with an Accelerating Virtual Engine)

ユーザの目的に則した、仮想エンジンによる高速化技術

- できる限り最新のFPGAを搭載し、PCIExpressに対応できるIPコアを実装可能 ⇒ マルチコアプロセッサとのデータ通信
- 複数のシステム間を接続するための高速シリアルインタフェースを多数ポート装備 ⇒ スケーラビリティの確保
- ソフトウェア部分を司るプロセッサボードは、汎用インタフェースコネクタにより着脱可能とし、さまざまなプロセッサに対応可能
⇒ 将来のメニィコアプロセッサへ対応可能
- プロセッサボード上での開発環境を提供するために、Linux OSの稼動実績 ⇒ アプリケーション開発の効率化

偶然8ポート



OCTAVE ボードのブロック図

OCTAVEボードの基板実装図



FPGA面: Virtex5 8Port RocketI/O

プロセッサ面:

OCTAVEボードのプロセッサ実装図



開発環境

- HPCプログラムを, FPGAにより高速化
⇒ ソフトウェア資産の継承の重要性

⇒ かなりUntouchable

- ~~➤ HPC ユーザのハードウェア記述言語(HDL)の習得~~

⇒ FPGAによるHPC普及の阻害

開発ツールの重要性

4.ハードウェア拡張機構

➤ アクセラレーション機構実装の結果，回路が大規模化

⇒ 複数FPGAに回路分割

➤ 回路分割してスライス利用率を低く抑えることで，高速動作が可能(な場合もある)

汎用的な拡張方式を提案することで、さまざまなマルチFPGAシステムにおいて、アクセラレーション機能の実現可能性

従来の回路分割手法

➤ ASIC開発のためのプロトタイピング用として、動作速度は度外視（シミュレータより速ければ...）

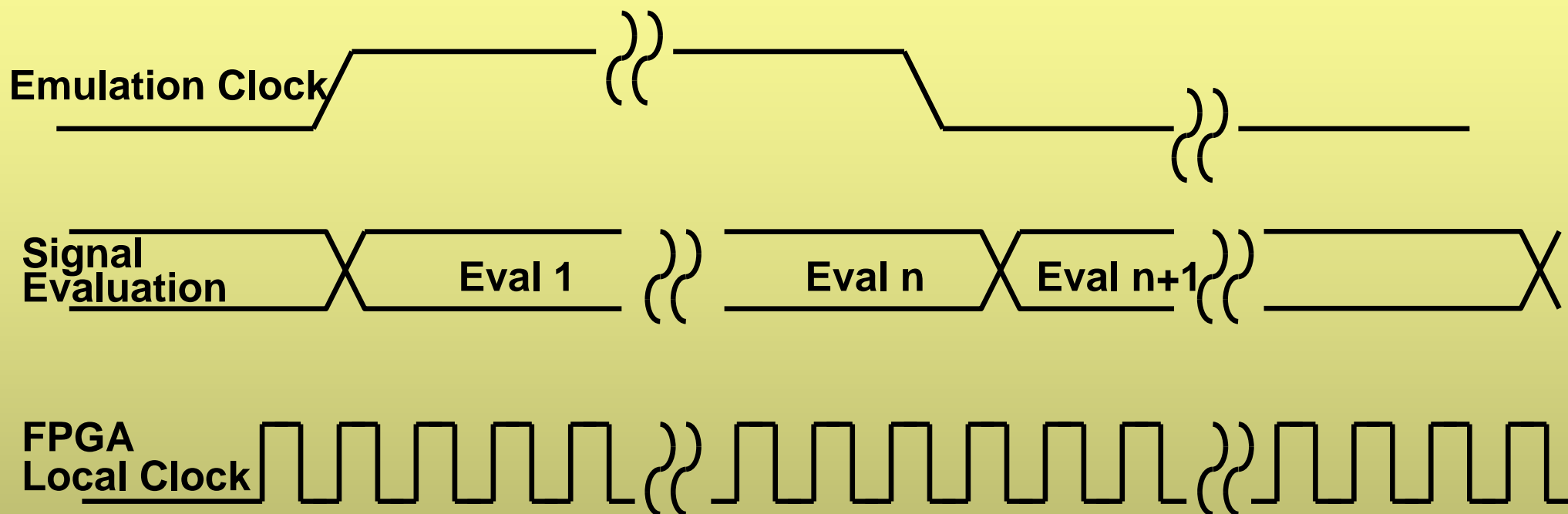
⇒ アクセラレータとしては困難

➤ 分割回路間におけるピンネックの問題

⇒ 信号多重化などが提案，実用化

⇒ 分割回路間においてある程度の動作速度を保障する信号情報伝送方式

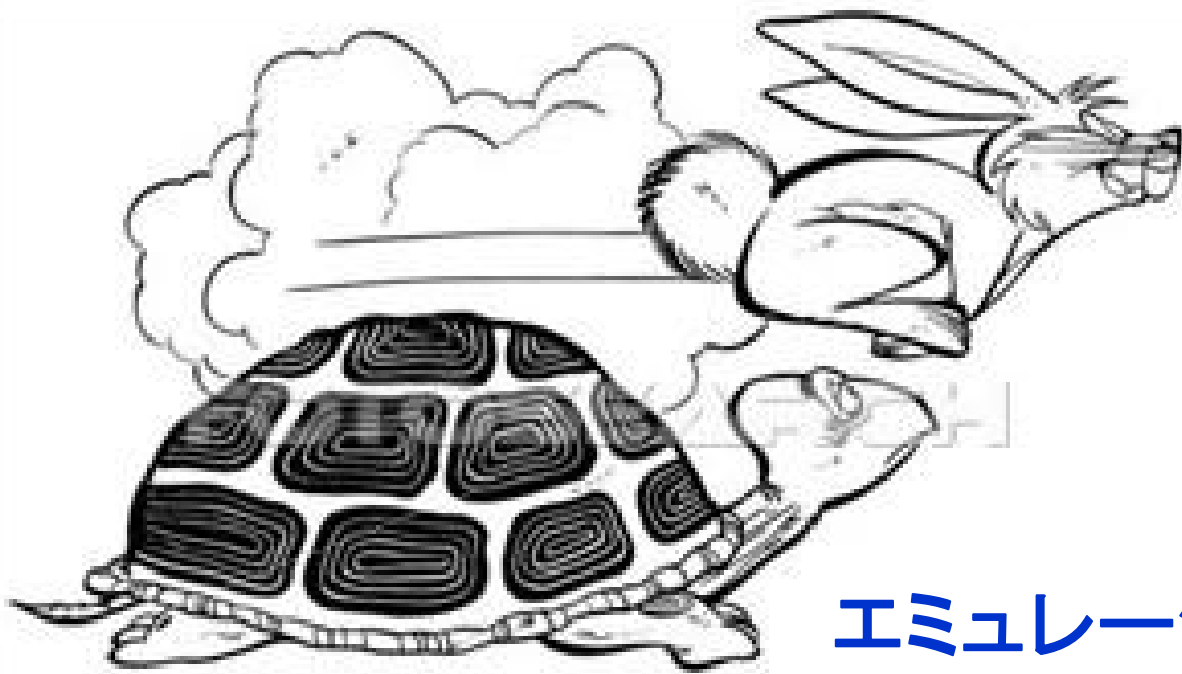
エミュレーションクロック同期方式



⇒ 評価動作可能なところまでクロックを下げる

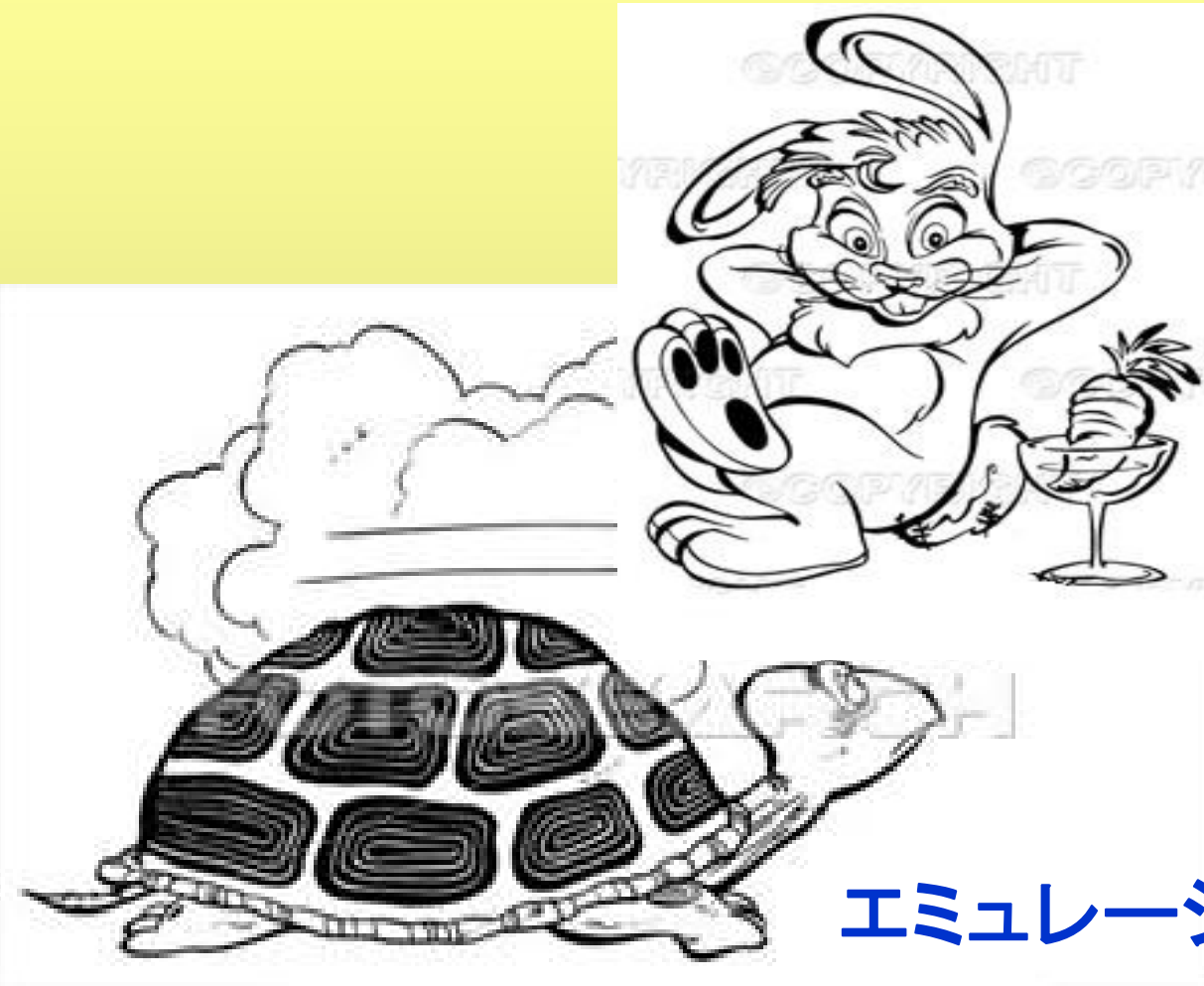
バルク伝送方式

1. 複数信号情報を内部ブロックRAMに保持
2. 数十～数百クロック分を他のFPGAに転送
3. 開始クロックを示すための仮想クロック (Virtual Clock)も添付して転送
4. 必ずしも隣接FPGAである必要はない
⇒ ヘッダに転送先FPGA ID
5. Virtual Clockにおいて同期



バルク伝送方式

エミュレーションクロック同期方式



バルク伝送方式

エミュレーションクロック同期方式

5. とりあえずのまとめ

FPGAはアクセラレータとして、そこそこ

Promising !

遊んでいる実験ボードを活用しよう！

その前にFPGAを用いて実験しよう！

UPDAS2010に来よう！

**The 2nd Workshop on Ultra Performance and
Dependable Acceleration Systems**

17-19 November 2010

Hiroshima, Japan