

# 新しいアーキテクチャ Very Large Data Path

吉瀬謙二 中村友洋 Antonio Magnaghi  
 辻秀典 安島雄一郎 高峰信 坂井修一 田中英彦  
 東京大学大学院工学系研究科

## A new architecture: Very Large Data Path

Kenji Kise, Tomohiro Nakamura, Antonio Magnaghi, Hidenori Tsuji,  
 Yuichiro Ajima, Makoto Takamine, Shuichi Sakai and Hidehiko Tanaka  
 Graduate School of Engineering, The University of Tokyo

情報化社会を支えるプロセッサの多くがスーパースカラ方式に基づいて設計されている。しかし、スーパースカラ方式は (1) 制御が複雑、(2) 抽出できる並列性に限界がある、などの問題から 5~10 年先のプロセッサとして見た場合、十分な性能を達成できるとは言い難い。このような立場から、我々は、次世代プロセッサに求められる性能を満たす新しいアーキテクチャとして Very Large Data Path (VLDP) アーキテクチャを提唱し、研究開発を進めている。VLDP アーキテクチャでは機械命令が持つ制御依存関係を処理の早い段階で解消し、データ依存関係だけを制約条件とする最適化された処理をおこなう。これを実現するために VLDP アーキテクチャは図 1 に示す機能モジュールからなる構成をとる。

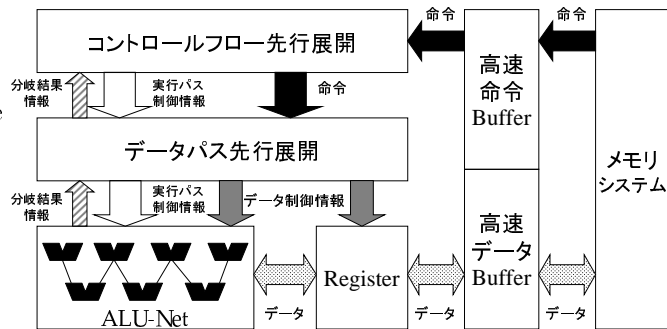


図 1: VLDP アーキテクチャのブロック図

ALU-Net は多数の ALU とそれらの接続を動的に制御できるネットワークから成り、処理する機械命令のデータ依存関係に適した ALU 間の接続を形成する。すなわち、ある ALU の出力とそのデータを必要としている ALU の入力を接続することで、レジスタ・ファイルを経由するオーバーヘッドを削減する。ある時刻の状態をみると、プログラムの一部を表現するデータフローグラフが ALU-Net に割り当てられ処理されていることになる。また、割り当てられた機械命令の処理が終了した幾つかの ALU には新しい機械命令が割り当てられるため、ALU-Net 全体として見れば、データフローグラフの形を少しずつ変化させながら処理を進めているように見える。

ALU-Net において高い処理スループットを確保するためには、制御依存関係によるオーバーヘッドとメモリ・システムを含む制御の問題を解決する必要がある。図 1 のブロック図に示したコントロールフロー先行展開が前者を、データパス先行展開が後者を担当する機能モジュールとなる。すなわち、コントロールフロー先行展開は、資源の許す限り、実行される可能性の高い制御流から機械命令をフェッチし ALU-Net で処理する機械命令を確保する。また、大規模な投機的フェッチにより、機械命令をフェッチ、デコードする時刻と処理される時刻との間隔を広げ、オペランド供給に必要なレイテンシの隠蔽を補助する役割も果たす。データパス先行展開では、制御依存関係の解消されたそれぞれの制御流におけるデータ依存解析を基に、ALU-Net とメモリ・システムを制御する。

マルチプロセッサ・オン・チップやシステム・オン・チップといった新しいプロセッサは従来のプロセッサをマクロに組み合わせる性能向上を狙っている。これに対し、処理装置 (CPU) というマイクロなアーキテクチャ・レベルにおいて、次世代プロセッサの中核を担い得る新しいアーキテクチャを検討することが本研究の目的である。

静的に並列性を抽出し複数の機械命令をまとめて処理する VLIW 方式と異なり、VLDP アーキテクチャでは動的に依存関係を解析する。また、資源の許す範囲で ALU-Net に機械命令を割り付けるため、複数の命令を単位として処理を進める必要はない。これらの理由より、動的な情報を利用した実行のスケジューリングが可能となるという利点、コードの互換性を維持できるという利点が生まれる。スーパースカラ方式との比較では、動的に ALU 間の接続を変更する ALU-Net を用いデータ転送のオーバーヘッドを削減する所に VLDP アーキテクチャの特徴がある。スーパースカラ方式では数個の ALU の間でデータをフォワードリングすることでオーバーヘッドを削減するが、VLDP アーキテクチャでは多数の ALU の間でデータ・フォワードリングをおこなっている効果を得ることができる。

現在、VLDP アーキテクチャで利用できる並列性等の基礎データを収集しつつ、VLDP アーキテクチャを構成する機能モジュールの制御方式を検討している。本ポスターでは、VLDP アーキテクチャの構造を説明するとともに、VLDP アーキテクチャの利点と研究課題を議論する。