2023年度(令和5年)版

Ver. 2023-10-24a

Course number: CSC.T363

コンピュータアーキテクチャ 演習(3) Computer Architecture Exercise(3)

情報工学系 吉瀬謙二, Berjab Nesrine Kenji KISE, Department of Computer Science kise_at_c.titech.ac.jp



コンピュータアーキテクチャ 演習(Exercise)の注意点

- 連絡手段は Slack を利用します.
- 演習は 15:25~17:05 です.
 - 20分以上(15:45までに)遅刻したら欠席扱いになります.
 - 前半は課題の説明(15分程度)で、後半は課題の解決とチェックポイントの確認.
- 演習は手元の FPGA ボードと ACRi ルームを利用します.
- 3~4人のグループを作成します.そのグループ内で情報を共有しながら演習を進めください.
- 問題はグループ内で相談して解決する、あるいは、担当 TA や教員に質問してください.
- 演習には出席点があります.休まずにきちんと出席しましょう.
- 演習スライドにチェックポイントの図がある場所は、作業を確認してもらう場所です、すべてのチェックポイントをクリアしましょう。



- 演習時間以外も手元の FPGA ボードと ACRi ルームを利用できます.
 - 手元の FPGA ボードを借りることができます.
 - ・ 独自のハードウェア設計などに挑戦しましょう.

【重要】ACRiルームのサーバの予約

- ACRiルームのアカウントを使って、次のURLからログインする.
 - https://gw.acri.c.titech.ac.jp/wp
- 「予約ページトップ」から、vsで始まるサーバで演習の日の15:00~18:00の枠 を予約すること.

ACRI									
ACRi J	レームへ	ようこ	チリ						
			c .					0000000000	2 2020 06 14
							-92	023.08.22	92020.06.14
<u>ようこそ</u> 。	ACRi ルー	ムは、10	0枚を超え	る FPGA オ	ボードや <u>Α</u>	lveo, Versa	を含むり	トーバ計算	機をリモ
ートからフ	アクセスし	て利用でき	きる FPGA ネ	利用環境で	です。				
利用にはこ	アカウント;	が必要です	た。 <u>利用規</u> 制	りと右カラ	ラムの利用	説明をよく	、読んだ上	で、 <u>アカ</u>	<u> シントを申</u>
請してくた	どさい。提住	共された個	国人情報は	<u>プライバ</u> シ	<u>/ーポリ</u> シ	<u>-</u> に従って	で管理・利	用します。	
【障害情報	弱】 ACRi ル	ームの収	容されてい	る建物で	擬停が発生	トしたため	2023年	8月22日(5	k) 13:05
44454	F-00 7-7 /-		TT 167514	*.L.I. +- I	+. 75.5110				LIN # 1 #
$\sim 14:15$ 1	5:00 ごろに	かけて、	サーハか将	『止しまし	で利用	日中の皆様	にほご个1	更をおかけ	「いたしま
した。(20)23-08-22)								
ACRi ルー	ムをより楽	しむため	のコンテン	ッとして、	、高位合成	戊向けのプ	ログラミン	·グコンテ	ストであ
ACRi ルー る <mark>ACRi H</mark>	ムをより楽 LS Challen	しむため ge を開設	のコンテン しておりま	ッツとして、 す。併せ	、高位合成 てご利用く	成向けのプ ください。	ログラミン チャレンシ	νグコンテ ジや高位合	ストであ 成に関す
ACRi ルー る <u>ACRi H</u> る質問・ ⁻	ムをより楽 <u>LS Challen</u> コメントは	しむため g <u>e</u> を開設	のコンテン しておりま	ッツとして、 す。併せ いてのフィ	、高位合成 てご利用く	成向けのプ ください。 へどうぞっ	ログラミン チャレンジ	νグコンテ ジや高位合	ストであ 成に関す
ACRi ルー る <u>ACRi H</u> る質問・:	ムをより楽 <u>LS Challen</u> コメントは	しむため g <u>e</u> を開設 <u>HLS Chal</u>	のコンテン しておりま lenge につ	ッツとして、 、す。併せ いてのファ	、高位合成 てご利用く <u>r ーラム</u> ^	戍向けのプ ください。 ヽどうぞ。	ログラミン チャレンシ	νグコンテ ゾや高位合	ストであ 成に関す
ACRi ルー る <u>ACRi H</u> る質問・:	ムをより楽 <u>LS Challen</u> コメントは	しむため g <u>e</u> を開設 HLS Chal	のコンテン しておりま lenge につ	ッツとして、 す。併せ いてのファ	、高位合成 てご利用く <u>rーラム</u> ^	ጲ向けのプ ください。 へどうぞ。	ログラミン チャレンジ	νグコンテ ジや高位合	ストであ 成に関す
ACRi ルー る <u>ACRi H</u> る質問・: 日別 フ	ムをより楽 <u>LS Challen</u> コメントは スケジュー	しむため g <u>e</u> を開設 HLS Chal ル	のコンテン しておりま lenge につ	マツとして、 、す。併せ いてのファ	、高位合成 て <i>ご</i> 利用く <u>+ ーラム</u> ^	戍向けのプ ください。 へどうぞ。	ログラミン チャレンジ	ッグコンテ ジや高位合	ストであ 成に関す
ACRi ルー る <u>ACRi H</u> る質問・: 日別 2	ムをより楽 L <u>S Challen</u> コメントは スケジュー	しむため g <u>e</u> を開設 HLS Chal ル	のコンテン しておりま lenge につ	ッツとして、 ミす。併せ いてのファ	、高位合成 てご利用く <u>+ ーラム</u> ^	戍向けのプ ください。 へどうぞ。	ログラミン チャレンジ	ッグコンテ ジや高位合	ストであ 成に関す
ACRi ルー る <u>ACRi H</u> る質問・I 日別 ス	ムをより楽 <u>LS Challen</u> コメントは スケジュー <前日	しむため ge を開設 HLS Chal ル 2023	のコンテン しておりま lenge につ	マツとして、 、す。併せ いてのフォ 翌日>	、高位合成 てご利用く <u>+ ーラム</u> へ 移動	式向けのプ ください。 へどうぞ。 サ−バ::	ログラミン チャレンジ 全て表示	ッグコンテ ジや高位合	ストであ 成に関す
ACRi ルー る <u>ACRi H</u> る質問・: 日別 フ	ムをより楽 <u>LS Challen</u> コメントは スケジュー <前日	しむため g <u>e</u> を開設 HLS Chal ル 2023	のコンテン しておりま lenge につ -10-05 * ↓	マツとして、 ます。併せ いてのファ 翌日>	、高位合成 てご利用く <u>r ーラム</u> ^ 移動	え向けのプ ください。 へどうぞ。 サ−バ::	ログラミン チャレンジ 全て表示	ッグコンテ ジや高位合 ▼	ストであ 成に関す
ACRi ルー る <u>ACRi H</u> る質問・: 日別 ス	ムをより楽 L <u>S Challen</u> コメントは スケジュー <前日	しむため ge を開設 HLS Chal ル 2023	のコンテン しておりま lenge につ	ッツとして、 ます。併せ いてのフォ 翌日>	、高位合成 てご利用く <u>rーラム</u> へ 移動	ば向けのプ ください。 へどうぞ。 サーバ∷	ログラミン チャレンジ 全て表示	ッグコンテ ジや高位合 マ	ストであ 成に関す
ACRi ルー る <u>ACRi H</u> る質問・: 日別 ス	ムをより楽 L <u>S Challen</u> コメントは スケジュー (前日 (U280-ES1)	しむため ge を開設 HLS Chal ル 2023 a <u>s004</u> (US0)	のコンテン しておりま enge につ	・ツとして、 ます。併せ いてのフォ 翌日> ys001	、高位合成 てご利用く <u>t ーラム</u> へ 移動 <u>ys002</u>	ጲ向けのプ ください。 、どうぞ。 サーバ∷ <u>vs003</u>	ログラミン チャレンジ 全て表示 <u>ys004</u>	ッグコンテ ジや高位合 ▼ <u>ys005</u>	ストであ 成に関す <u>vs006</u>
ACRi ルー る <u>ACRi H</u> る質問・: 日別ス サーバ 00:00	ムをより楽 LS Challen コメントは スケジュー (m日 (U280-E51) Close	にしむため ge を開設 HLS Chal ル 2023 as004 (U50) Close	のコンテン しておりま lenge につ -10-05・ ✓ as005 (VCK5000) Close	ッツとして、 す。併せ いてのフェ 翌日> <u>vs001</u> Close	. 高位合成 てご利用く キーラム ^ 移動 <u>vs002</u> Close	ᡭ向けのプ ください。 へどうぞ。 サーバ∷ <u>vs003</u> Close	ログラミン チャレンジ 全て表示 <u>Vs004</u> Close	ッグコンテ ジや高位合 ▼ <u>vs005</u> Close	ストであ 成に関す <u>vs006</u> Close
ACRi ルー る <u>ACRi H</u> る質問・: 日別フ サーバ 00:00 03:00	ムをより楽 LS Challen コメントは ペケジュー 《前日 (U280-E51) Close Close	しむため ge を開設 HLS Chal ル 2023 as004 (U50) Close Close	のコンテン しておりま enge につ +10-05 * ・ as005 (VCK5000) Close Close	ッツとして、 す。併せ いてのフォ 翌日> <u>vs001</u> Close Close	、高位合成 てご利用く ★-ラムへ 移動 <u>vs002</u> Close Close	式向けのプ ください。 へどうぞ。 サーバ: vs003 Close Close	ログラミン チャレンジ 全て表示 Close Close	ッグコンテ ジや高位合 vs005 Close Close	ストであ 成に関す vx006 Close Close
ACRi ルー る <u>ACRi H</u> る質問・ 日別ス サーバ 00:00 03:00 06:00	ムをより楽 LS Challen コメントは スケジュー 《前日 (U280-E51) Close Close Close	にしむため ge を開設 HLS Chal ル 2023 as004 (U50) Close Close Close	のコンテン しておりま enge につ +10-05* ・ as005 (VCKS000) Close Close Close	ッツとして、 ます。併せ いてのフォ 翌日> VSOO1 Close Close Close	、高位合成 てご利用く <u>+ ーラム</u> ^ 移動 <u>vs002</u> Close Close Close Close	は向けのプ ください。 、どうぞ。 サーバ: VS003 Close Close Close	ログラミン チャレンS 全て表示 Close Close Close	ッグコンテ ジや高位合 v v v v v v v v v v v v v v v v v v	ストであ 成に関す vx006 Close Close Close
ACRi ルー る <u>ACRi H</u> る質問・: 日別フ サーバ 00:00 06:00 09:00	ムをより楽 LS Challen コメントは (ケジュー (前日 (U280-E51) Close Close Close	にしむため ge を開設 HLS Chal ル 2023 a <u>s004</u> (USO) Close Close Close Close	のコンテン しておりま enge につ い (VCK5000) Close Close Close Close	・ツとして、 ます。併せ いてのフォ 一 翌日> 、 、 、 の 、 の 、 の し 、 の し 、 の し 、 の し 、 の し 、 の つ ス の し 、 の つ ス の つ ろ の つ ろ の つ ろ の つ ろ の つ ろ の つ ろ の つ ろ の つ ろ の つ ろ の つ ろ の つ ろ の つ ろ ろ の つ ろ ろ の つ ろ ろ の つ ろ ろ の つ ろ ろ の つ ろ ろ の つ ろ ろ の つ ろ ろ の つ ろ ろ ろ の つ ろ ろ の つ ろ ろ の つ ろ ろ の つ ろ ろ の つ ろ ろ の つ ろ ろ ろ の つ ろ ろ の つ ろ ろ の つ ろ ろ の つ ろ ろ の つ ろ ろ の つ ろ ろ ろ ろ の つ ろ ろ の つ ろ ろ ろ ろ の つ ろ ろ ろ の つ ろ ろ ろ ろ ろ ろ の つ こ る の の つ ろ ろ ろ ろ ろ ろ ろ ろ ろ ろ ろ ろ ろ	. 高位合成 てご利用く ナーラム へ 移動 <u>vs002</u> Close Close Close Close	© (ださい。 へどうぞ。 サーバ: <u>vs003</u> Close Close Close Close	ログラミン チャレンジ 全て表示 Close Close Close	・グコンテ ジや高位合 vs005 Close Close Close Close	ストであ 成に関す VEOOE Close Close Close
ACRi ルー る <u>ACRi H</u> る質問・ 日別ス 00:00 03:00 06:00 99:00 12:00	ムをより楽 LS Challeny コメントは マケジュー 《前日 (U280-E51) Close Close Close Close Close Close Close	しむため ge を開設 HLS Chal ル 2023 as004 (U50) Close Close Close Close Close	のコンテン しておりま enge につ -10-05 * く -10-05 * く 	ッツとして、 ます。併せ いてのフォ 堅日> VS001 Close Close Close Close Close Close Close	、高位合成 てご利用く キーラムへ 移動 VSD02 Close Close Close Close Close	© (ださい。 へどうぞ。 サーバ::	ログラミン チャレンジ 全て表示 Close Close Close Close	ッグコンテ ジや高位合 マ V <u>v5005</u> Close Close Close Close Close Close	ストであ 成に関す
ACRI ルー る <u>ACRI H</u> る質問・: 日別フ 00:00 03:00 06:00 09:00 12:00	ムをより楽 LS Challen コメントは スケジュー (初日 (U280-451) Close Close Close Close Ocen Ocen	しむため ge を開設 HLS Chal ル 2023 asO04 (USO) Close Close Close Close Close Close	のコンテン しておりま ienge につ -10-05* マ as005 (VCK5000) Close Close Close Close Close Close Close Close Close	ッツとして、 す。併せ いてのフォ 翌日> vs001 Close Close Close Close Close Close Open Open	、高位合成 てご利用。 キーラムへ 移動 vs002 Close Close Close Close Close Close Close	は向けのプ ください。 へどうぞ。 サーバ: 、 、 、 、 、 、	ログラミン チャレンS 全て表示 VSOO4 Close Close Close Close Close Close	ッグコンテ ジや高位合 vs005 Close Close Close Close Close Close Close Close Close Close Close Close Close Close Close Close Close Close Close	ストであ 成に関す Close Close Close Close Close Close Close Close Close Close Close Close Close
ACRi ルー る <u>ACRi H</u> る質問・ 日別フ サーバ 00:00 03:00 06:00 09:00 12:00 15:00 18:00	ムをより楽 LS Challen コメントは スケジュー <前日 as003 (U280-E51) Close Close Close Close Close Close Close Close Close Close	にしむため ge を開設 HLS Chal ル 2023 a <u>8004</u> (USO) Close Close Close Close Close Close Close Close Close Close Close Close Close Close Close Close	のコンテン しておりま lenge につ -10-05* マ as005 (VCK5000) Close Close Close Close Close Close Close Close Close Close	ッツとして、 す。併せ いてのフェ 聖日>	、高位合成 てご利用。 ・ ・ ・ ・ ・ ・ ・ ・ ・ ・ ・ ・ ・	&向けのプ ください。 へどうぞ。 サーバ: <u>ys003</u> Close Close Close Close Close Close Close Close	ログラミン チャレンジ 全て表示 Close Close Close Close Close Close Close Oben Close	ッグコンテ ジや高位合 ・ ・ ・ ・ ・ ・ ・ ・ ・ ・ ・ ・ ・ ・ ・ ・ ・ ・ ・	ストであ 成に関す





CSC.T363 Computer Architecture, Department of Computer Science, TOKYO TECH

A.C.



- Project_22
 - Baseline プロセッサ (code210.v) を修正して、シリアル通信で与えられたプログラム (次のスライド)を送信することで命令メモリを初期化してから、送信したプログラムを実行するように修正する.





Source codes available in /home/u_nesrine/ca/2023/src/

RISC-V Program: 1~100の合計値

• 1~100 までの合計値 (5050) を出力するプログラム.

```
#include <stdio.h>
int main() {
    int sum = 0;
    for (int i = 1; i <= 100; i++) {
        sum += i;
    }
    printf("0000_%x\n", sum);
    return 0;
}</pre>
```

Result: 0000_13BA (10進数で 5050)

asm_program.txt

end

Initial begin `MM[0]={12'd0,5'd0,3'h0,5'd10,7'h13}; // 00 addi x10,x0,0 `MM[1]={12'd0,5'd0,3'h0,5'd3,7'h13}; // 04 addi x3,x0,0 `MM[2]={12'd101,5'd0,3'h0,5'd1,7'h13}; // 08 addi x1,x0,101 `MM[3]={7'd0,5'd3,5'd10,3'h0,5'd10,7'h33}; // 0c L:add x10,x10,x3 `MM[4]={12'd1,5'd3,3'h0,5'd3,7'h13}; // 10 addi x3,x3,1 `MM[5]={~12'd0,5'd1,5'd3,3'h1,5'b11001,7'h63};// 14 bne x3,x1,L `MM[6]=32'h00050f13; // 18 HALT



Inside module m_proc8s

- 4段のパイプライン処理のプロセッサ
 - 命令フェッチ(IF), デコードとオペランドフェッチ(ID), 実行(EX), メモリアクセス(MEM), ライトバック(WB)の処理をおこなうadd, addi, sll, srl, lw, sw, beq, bne命令に対応したプロセッサ



CSC.T363 Computer Architecture, Department of Computer Science, TOKYO TECH

Source codes available in /home/u_nesrine/ca/2023/src/

Baseline プロセッサ (code210.v) の修正

- Baselineプロセッサの命令メモリの内容を出力する.
 - memory_image.bin にバイナリ形式でメモリの内容が出力される.
 - code205.v と同じディレクトリに asm_program.txt も必要.

code205.v

```
module m top ();
   reg r_clk=0; initial #150 forever #50 r_clk = ~r_clk;
  reg [31:0] r_cc=1; always @(posedge r_clk) r_cc <= r_cc + 1;
  m_proc8s m (r_clk);
  integer fp;
  integer i;
  initial begin
     `define MM m.m3.mem
     `include "asm program.txt"
   end
  initial begin
      fp = $fopen("memory image.bin", "wb");
      for(i=0; i<100; i=i+1) begin</pre>
         $fwrite(fp, "%u", m.m3.mem[i]);
      end
      $fclose(fp);
      $finish();
   end
endmodule
```



Baseline プロセッサ (code205.v) の修正

- Baseline プロセッサ (code210.v) を修正して、シリアル通信で与えられたプロ グラムを送信することで命令メモリを初期化してから、送信したプログラム memory_image.binを実行するように修正する.
 - 修正した code210.v と main20.xdc をプロジェクトに追加する.
 - clocking wizard と vio をインスタンス化する.
 - 100MHz のシステムクロックを用いること.
 - vio は入力ポート数を1、ポート幅を32 に設定する.
- ターミナルから次のコマンドを実行.
 - cat memory_image.bin > /dev/ttyUSB1



Q ₹ \$ +	-			
Name	Value	Activity	Direction	V10
> 1 w dout[3]:01	[H] 0000 13BA		Input	hw vio 1

- VIO を用いて, 結果が 0x000013BA となることを確認すること.
- ポイント
 - 100MHzのシステムクロックで、先の1~100 までの合計値のプログラムの結果が正しいことを確認する.(100MHz でUARTが正しく動いていることを確認する)
 - 初期化が終わるまでプロセッサの処理をストールさせる.
 - UARTで受信したデータによって命令メモリの内容を初期化する.
 - ■・ 初期化が終わってから、プロセッサの処理を開始する.

CSC.T363 Computer Architecture, Department of Computer Science, TOKYO TECH

Clocking Wizard で clock を変化させる

- Click IP Catalog •
- Double click Clocking Wizard in IP Catalog window ۲



CSC.T363 Computer Architecture, Department of Computer Science, TOKYO TECH

201

VLNV

٠

100MHzのクロックを出力する IP を生成する

- In Output Clocks, set the frequency to 100.000 for clk_out1 to generate 100MHz clock signal. Click OK.
- In Generate Output Products window, click Generate.

ocumentation 📄 IP Location C Switch to De	faults								
Symbol Resource	Component Name c	lk_wiz_0							
Show disabled ports	Clocking Options	Output Clo	cks Port Rena	aming	MMCM Settings	Summary			
	The phase is calcu	lated relative to	the active input	clock.					
	Output Clock	Port Name Output Freq		(MHz)		Phase (degrees)		Duty	
	I clk out1	clk out1	Requested	0	Actual 100.00000	Requested	Actual	50.0	
	C clk out2	clk out2	100.000		N/A	0.000	N/A	50.0	
	clk out3	clk_out3	100.000		N/A	0.000	N/A	50.0	
	clk_out4	clk_out4	100.000		N/A	0.000	N/A	50.0	
+ s_axi_lite	clk_out5	clk_out5	100.000		N/A	0.000	N/A	50.0	
+ CLK_IN1_D	clk_out6	clk_out6	100.000		N/A	0.000	N/A	50.0	
CLKFB_IN_D	Clk_out7	clk_out7	100.000		N/A	0.000	N/A	50.0	
s_axi_aresetn clk_stop[3:0] reset clk_slitch[3:0] reset interrupt resetn clk_oor[3:0]	USE CLOCK SEQUENCING Clocking Feedback								
user_clk0	Output Clock	Sequenc	e Number		Source		Signaling		
user_clk1	clk_out1	1		Automatic Control On-Chip		ntrol On-Chip	Single-ended		
user_clk2	clk_out2	1		🔿 Automatic Control Off-Chip		ntrol Off-Chip	Differential		
- clk_in1	clk_out3	1		User-Contro		d On-Chip			
	clk_out4	1		O User-Controlled Off-Chip		d Off-Chip			
	clk_out6	1							
	clk_out7	1							
	Enable Optional	Inputs / Outp	uts for MMCM/P	LL	Reset Type				
								,	





CSC.T363 Computer Architecture, Department of Computer Science, TOKYO TECH

1º

References (1/2)

- Computer Architecture support page
 - http://www.arch.cs.titech.ac.jp/lecture/CA/
- Computer Logic Design support page
 - http://www.arch.cs.titech.ac.jp/lecture/CLD/
- ACRi Room
 - https://gw.acri.c.titech.ac.jp
- ACRi Blog
 - https://www.acri.c.titech.ac.jp/wordpress/
- 情報工学系計算機室
 - http://www.csc.titech.ac.jp/

References (2/2)

- Xilinx Vivado Design Suite
 - https://japan.xilinx.com/products/design-tools/vivado.html
- Digilent Arty A7-35 A7: FPGA Trainer Board
 - https://reference.digilentinc.com/reference/programmable-logic/arty-a7/start
- Digilent Nexys 4 DDR Atrix-7 FPGA
 - https://store.digilentinc.com/nexys-4-ddr-artix-7-fpga-trainer-board-recommended-for-ececurriculum/
- Verilog HDL
 - https://ja.wikipedia.org/wiki/Verilog

CSC.T363 Computer Architecture, Department of Computer Science, TOKYO TECH