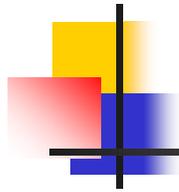


これからが面白いプロセッサアーキテクチャ

吉瀬謙二
東京工業大学

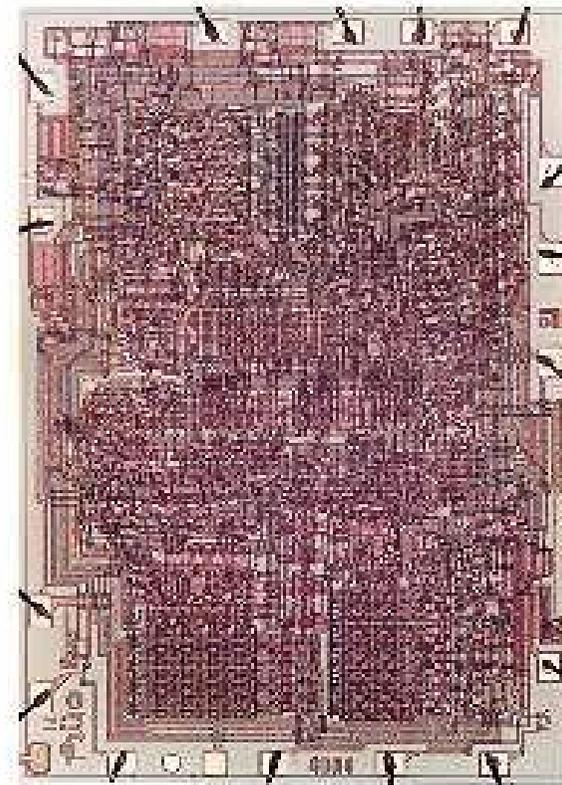
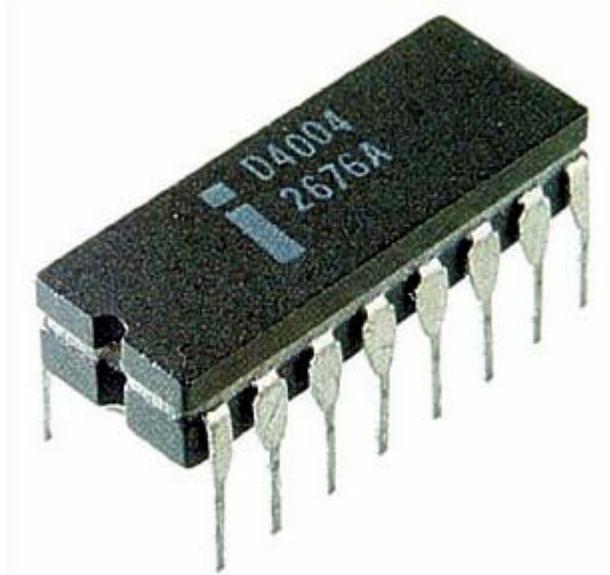


FIT2006 イベント企画 これからが面白いプロセッサアーキテクチャ
2006年 9月7日(木)13:00-16:00 福岡大学 第3イベント会場



マイクロプロセッサ

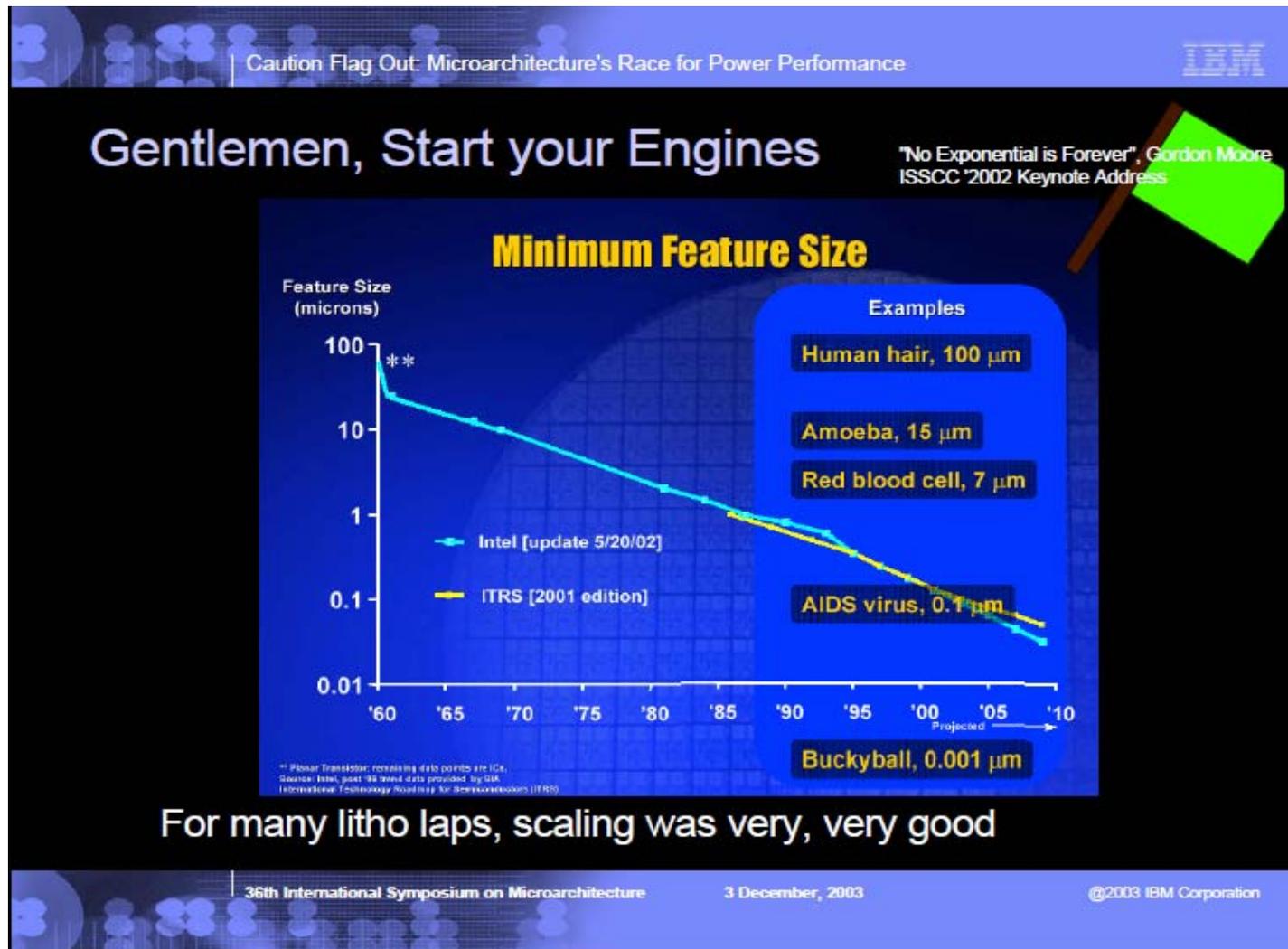
1971年: 4004 マイクロプロセッサ



出典: フリー百科事典『ウィキペディア(Wikipedia)』, Intelミュージアム



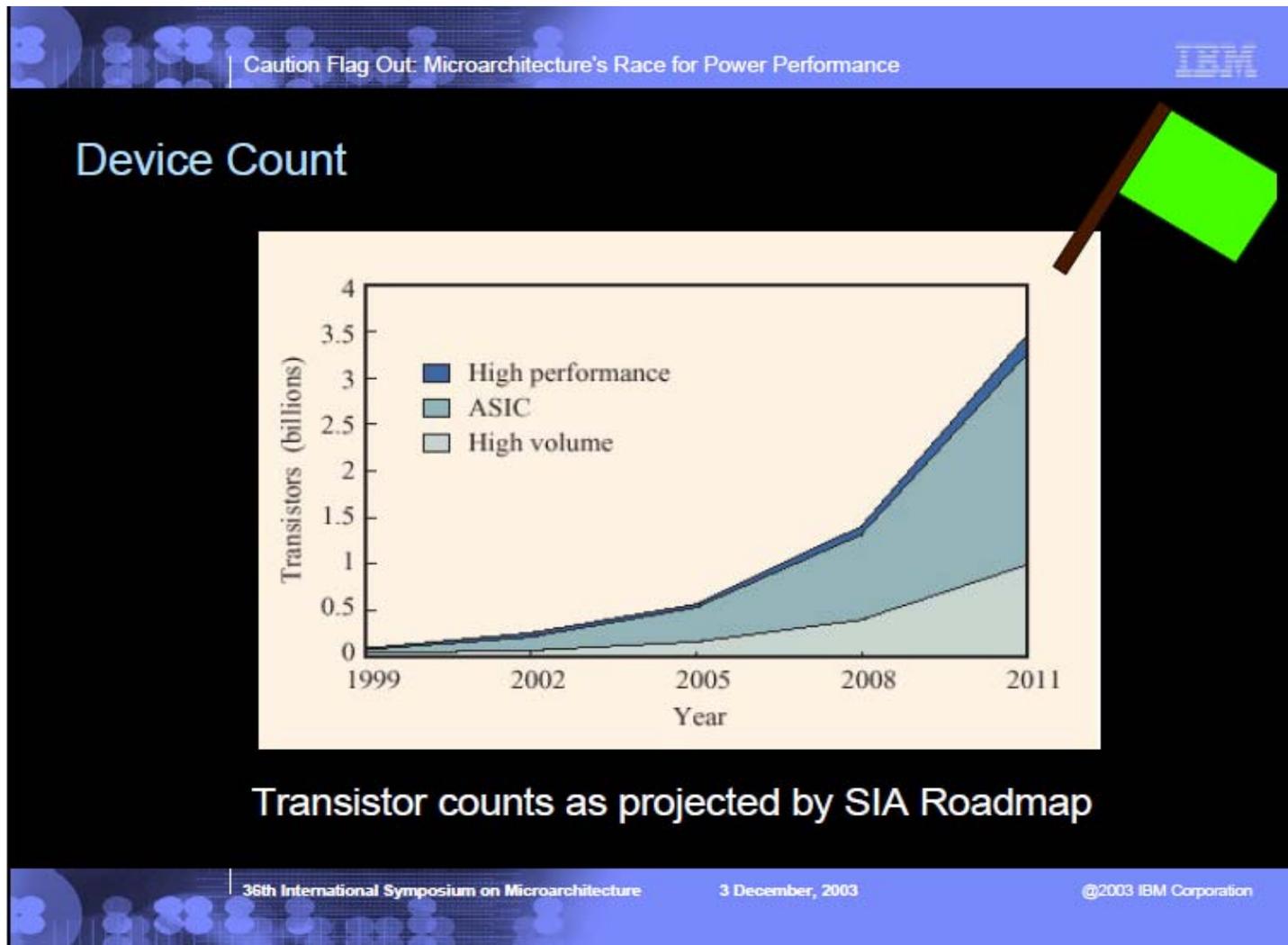
半導体の微細化, 基本構成要素が小さくなる



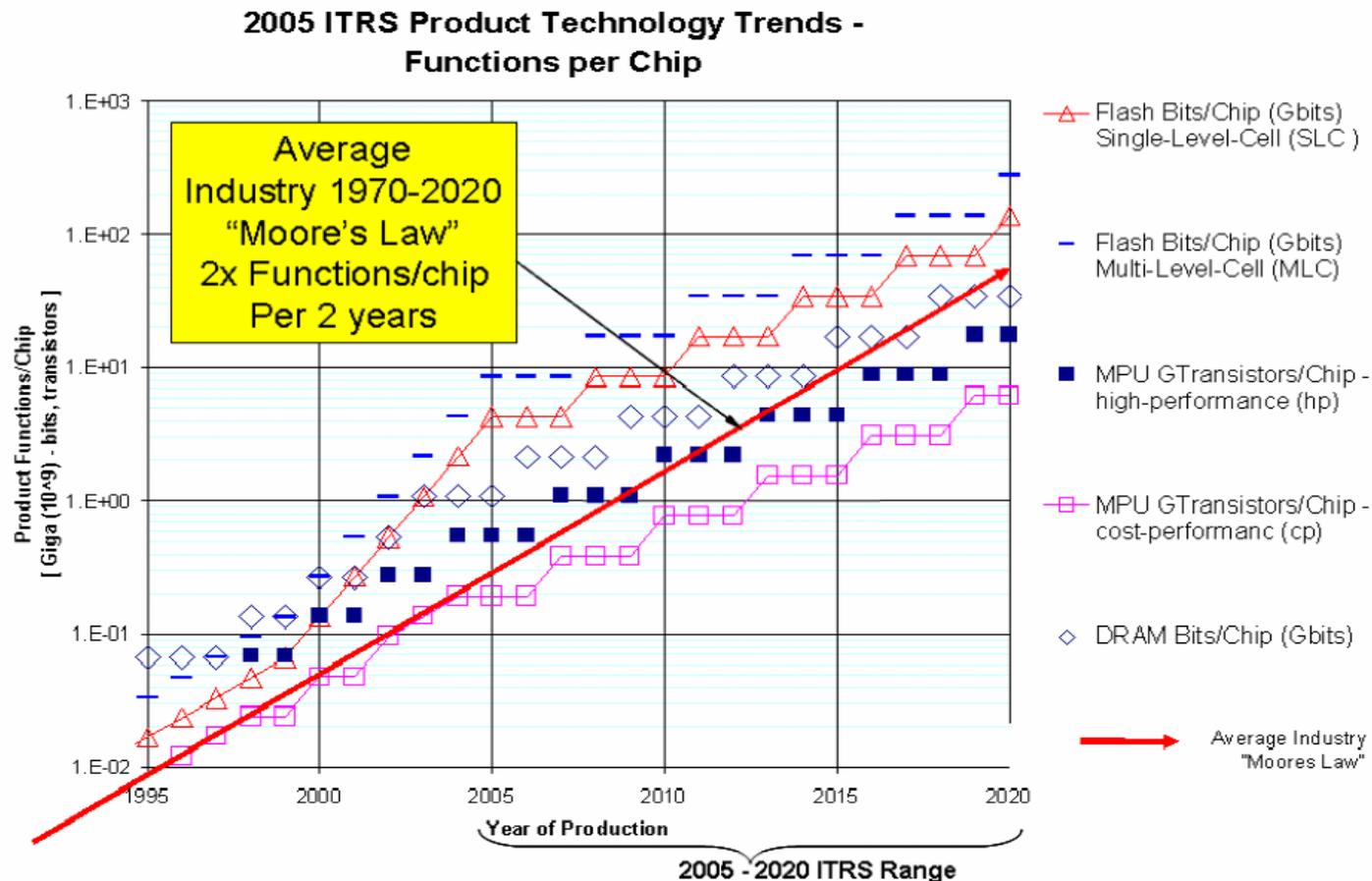
Kerry Bernstein, Caution Flag Out Microarchitecture's Race for Power Performance, MICRO-36

2006-09-07 FIT2006 イベント企画 これからが面白いプロセッサアーキテクチャ, Kenji KISE Tokyo Tech

トランジスタ数の増加, 基本構成資源の増大



トランジスタ数の増加, 基本構成資源の増大

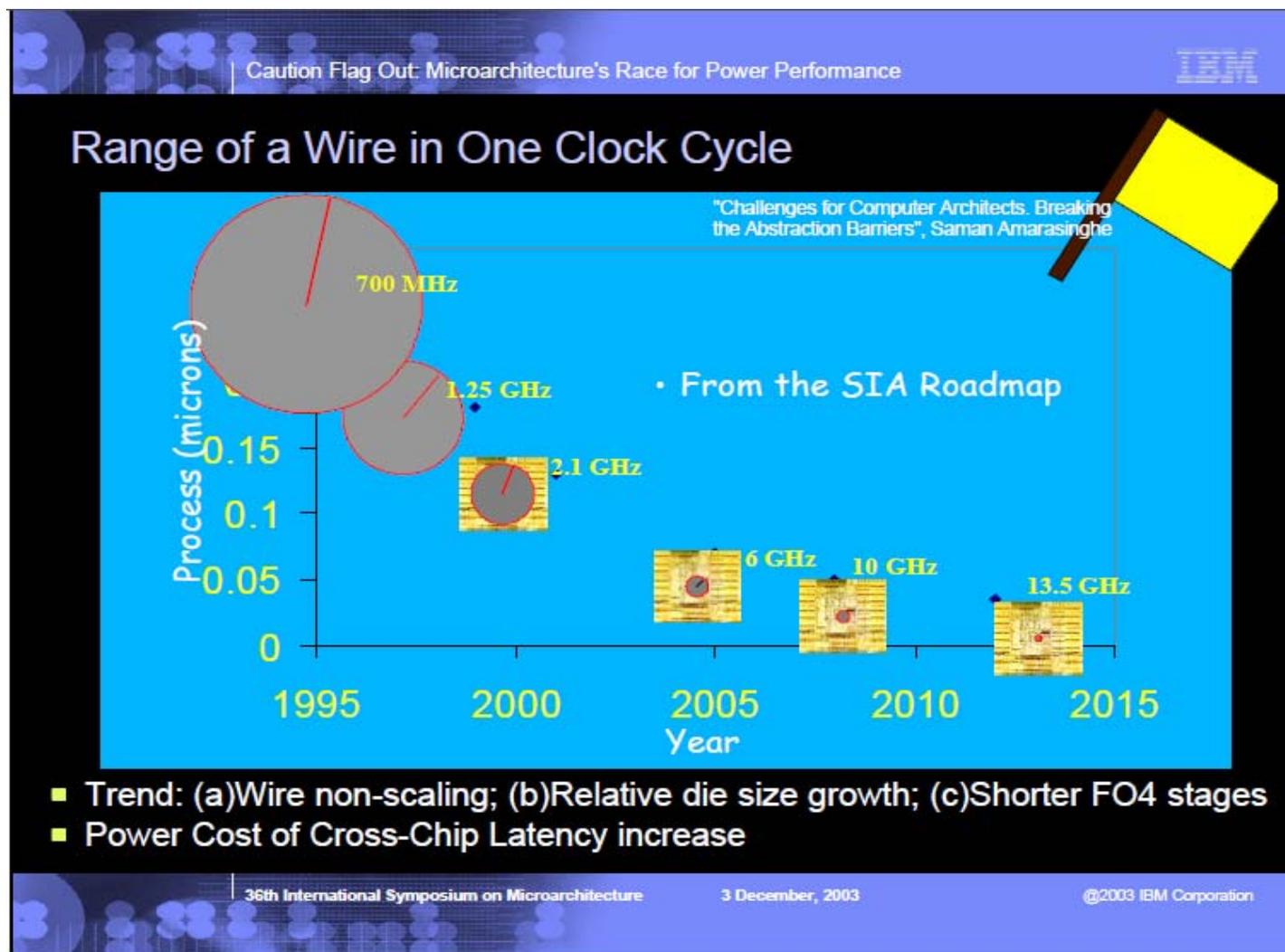


*Figure 10 2005 ITRS Product Technology Trends:
Product Functions/Chip and Industry Average "Moore's Law" Trends*



配線遅延の増大

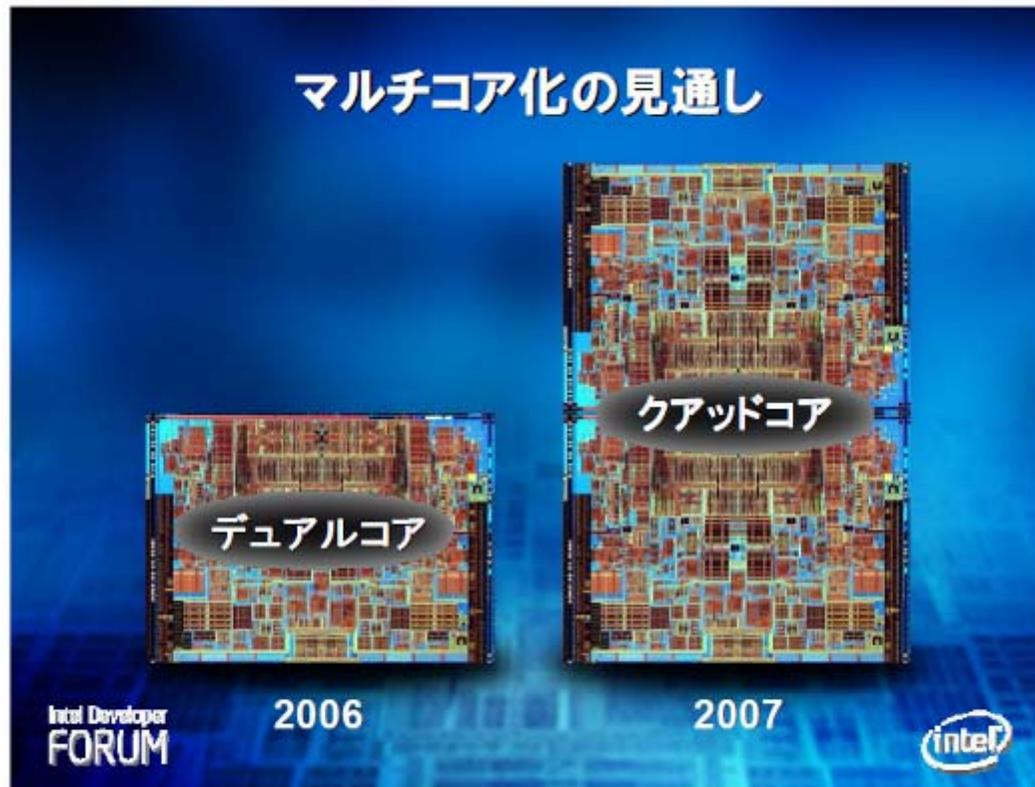
小さいブロックをたくさん集積することが有利



Kerry Bernstein, Caution Flag Out Microarchitecture's Race for Power Performance, MICRO-36

2006-09-07 FIT2006 イベント企画 これからが面白いプロセッサアーキテクチャ, Kenji KISE Tokyo Tech

Intelのマルチコア化の見通し



インテル、クアドコアプロセッサを年内発表へ—AMDの先制目指す

Intelは、2007年の投入を予定していたクアドコアプロセッサを2006年内にも発表する。同社最高経営責任者(CEO)のPaul Otellini氏が米国時間7月19日に明らかにした。この動きはライバルのAdvanced Micro Devices (AMD)先制に向けた新たな一撃となる。

「初めてのクアドコアプロセッサのリリースを、デスクトップとサーバの両方で、2007年前半から2006年第4四半期に前倒しすることを顧客に伝えた」とOtellini氏は述べた。Intelのクアドコア「Xeon」サーバプロセッサの開発コード名は「Clovetown」で、デスクトッププロセッサは「Kentsfield」と呼ばれている。

Intelは [第2四半期の業績](#)こそ好ましくなかったが、失ったマーケットシェアを奪回しようと戦っている。IntelとAMDは現在、ともにデュアルコアチップを提供しており、マルチコアプロセッサの市場投入で激しく争っている。デュアルコアチップとは、単一のシリコン片上に演算処理エンジンを2基搭載したチップのこと。

インテル・デベロッパー・フォーラム <http://www.intel.com/jp/idf/spring2006/keynotes/index.htm#1>
CNET Japan



AMDのマルチコア化の見通し



ホーム | 世界中のAMDへ

検索



プロセッサ

組み込みソリューション

AMDについて

企業情報

投資家向け情報

バーチャル・プレスルーム

採用情報

バーチャル・プレスルーム

50X15 プレスルーム

プレスリリース

製品スポットライト

ホワイトペーパー

パートナーのプレスリリース(米国)

業界の評価

受賞歴

企業情報

エグゼクティブのスピーチ

デジタルメディア・ライブラ

製品情報

プロセッサ

プロセッサ価格

製品ロードマップ (短期)

テクノロジー・ロードマップ (3年)

組み込みソリューション

対象別リンク

販売パートナー

デベロッパ

投資家

ホーム・コンピューティング

AMDが発表予定のPCパワーユーザ向けプラットフォーム「4x4」

大手ソフトウェア開発企業に採用され開発が進む

— マルチスレッド・アプリケーションへの移行の一環として、PCゲームがデジタルメディア・ソフトウェアに参加 —

-- 2006年6月26日 -- [参考資料]このプレスリリースは、米国サニーベール6月26日発英文リリースの抄訳です。

AMD(本社:米カリフォルニア州サニーベール、会長兼CEO:ヘクター・ルイズ)は本日、近日発売予定のコード名「4x4(フォーバイフォー)」と呼ばれる4コア、マルチソケットのパワーユーザ向けプラットフォームがソフトウェア開発企業から広範なサポートを得ていると発表しました。BioWare、Cakewalk、Crytek、Havok、Irrational Games、Midway、NERO、およびSony Media Softwareをはじめとする大手ソフトウェア開発企業は、マルチコア・プロセッサの優位性とAMDのダイレクト・コネクト・アーキテクチャが提供するメリットを活用し、ソフトウェア・アプリケーションやゲームの開発に取り組んでいます。

AMDのBob Brewer(ボブ・ブリューワー、デスクトップビジネス担当上席副社長)は、次のように述べています。「今、ご覧になっているものは、未来のマルチコア、マルチスレッド・PCアプリケーションです。最高に没入できるコンピューティング体験を求める消費者に向けてソフトウェア開発者が優れたマルチスレッド・アプリケーションの設計を行えることを目的としてAMDはこのパワーユーザ向けプラットフォームを計画しました。」

マルチスレッドのゲームは、近くリリース予定のパワーユーザ向けプラットフォームである4x4のようなマルチソケット、マルチスレッドのアーキテクチャを直ちに活用できる最初のアプリケーションであり、また新しいPC技術の優れたデモともなります。

プレスリリース

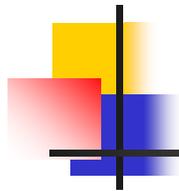
AMD プレスリリース

- [コーポレート・ニュース](#)
- [プロセッサ・ニュース](#)
- [組み込みソリューション・ニュース](#)

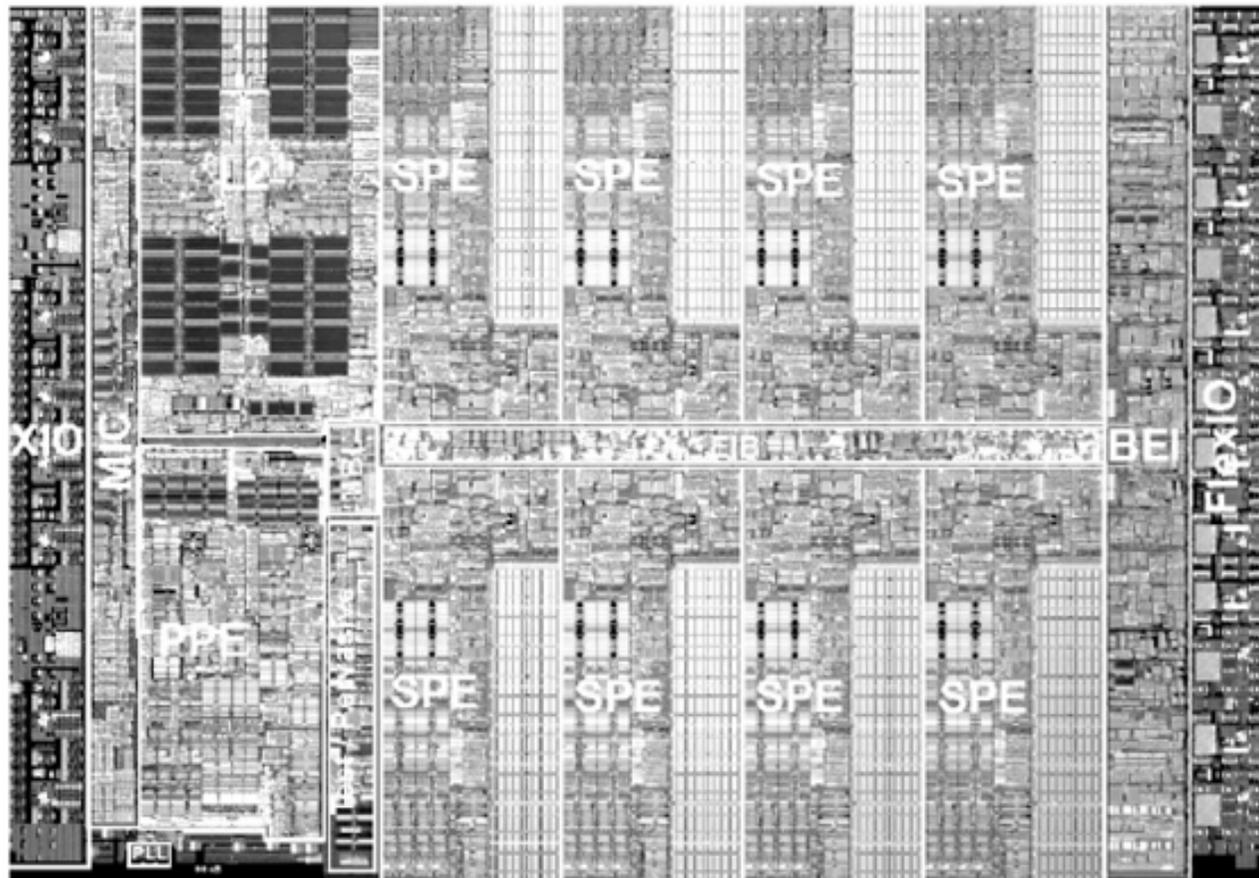
過去のリリース

- [2005年](#)
- [2004年](#)
- [2003年](#)
- [2002年](#)
- [2001年](#)
- [2000年](#)
- [1999年](#)
- [1998年](#)
- [1997年](#)
- [RSS Feed](#)
- [Geode 製品](#)





Cell Broadband Engine, コアの数9



ISSCC



マルチコア(2個以上)からメニーコア(多数)へ

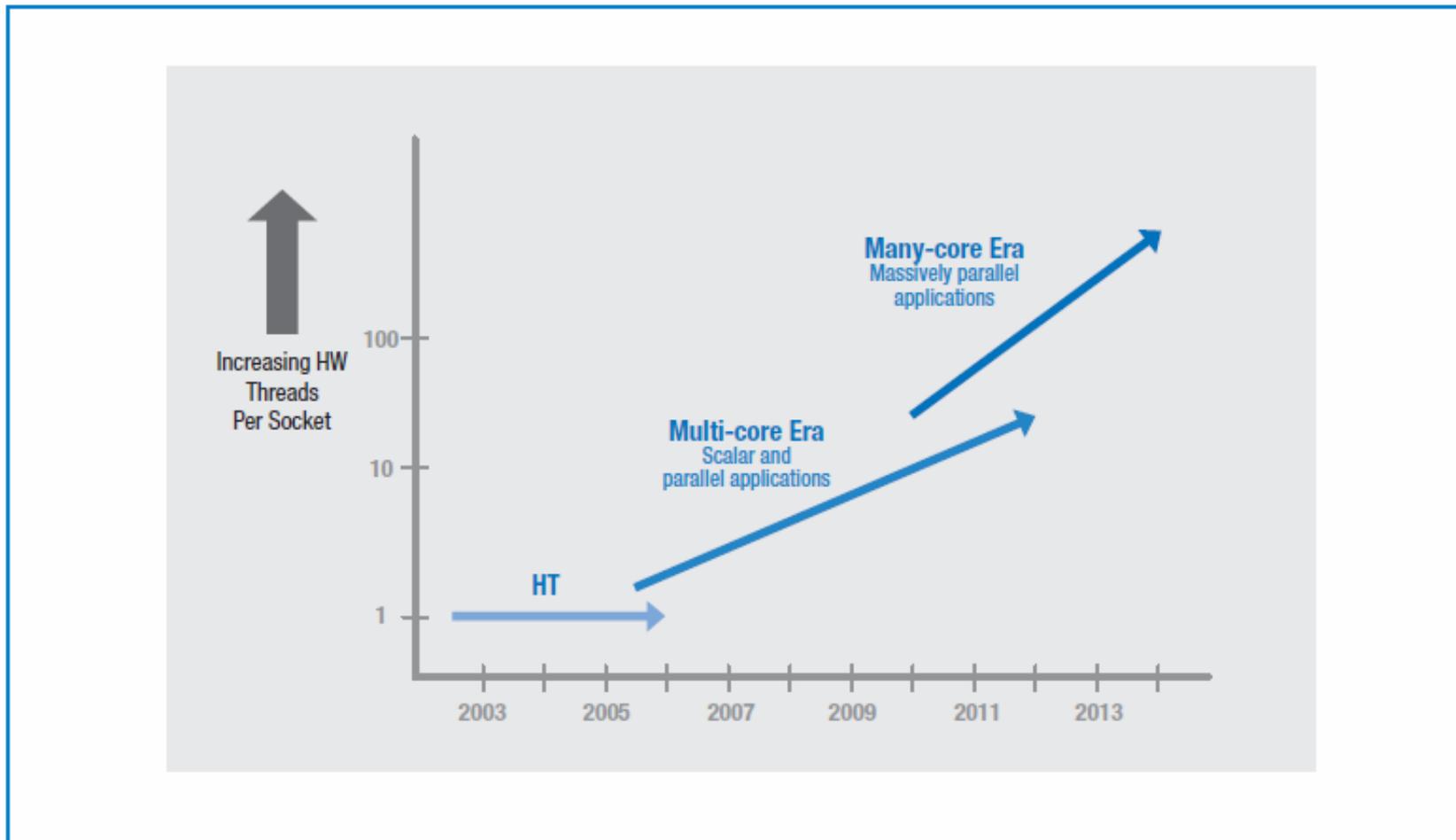


Figure 1: Current and expected eras of Intel® processor architectures

Platform 2015: Intel® Processor and Platform Evolution for the Next Decade



What's Computer Architecture?

Computer Architecture is the science and art of selecting and interconnecting hardware components to create computers that meet functional, performance and cost goals.

計算機アーキテクチャのホームページから <http://www.cs.wisc.edu/arch/www/>



研究としてのプロセッサアーキテクチャ

プロセッサアーキテクチャ

何を作るの？ どうやって作るの？
性能は(売れるの)？



マイクロアーキテクチャ

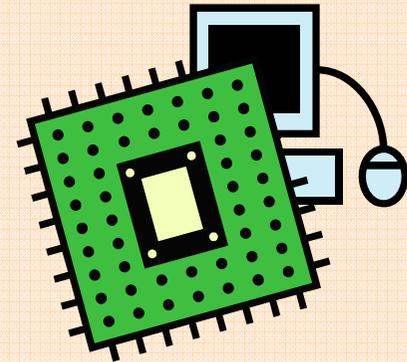
命令セットアーキテクチャ

最適化のためのソフトウェア

コンパイラ, ライブラリ, ミドルウェア, OSなど

実装

回路設計, レイアウト, 検証など



研究としてのプロセッサアーキテクチャ

プロセッサアーキテクチャ



(1) 何を作るの？

命令セット, プロセッサの機能, 構成



(2) どうやって作るの？

アイデアを実現するアルゴリズム, 戦略,
トレードオフ

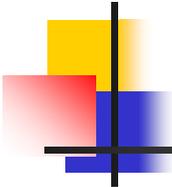


(3) 性能は？

ソフトウェアシミュレータによる評価

FPGAを用いるプロトタイプシステムによる評価





プロセッサアーキテクチャ, 何を作るの？

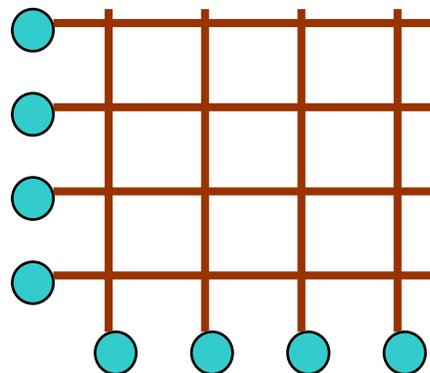
- スーパースカラ
- VLIW (Very Long Instruction Word)
- クラスタアーキテクチャ
- タイルアーキテクチャ
- 再構成可能なアーキテクチャ
- **チップ・マルチプロセッサ, マルチコア**
 - シングルISA, マルチISA
 - 少数精鋭コア, 多数コア, ホモ, ヘテロ
 - アクセラレータは？
- その他？



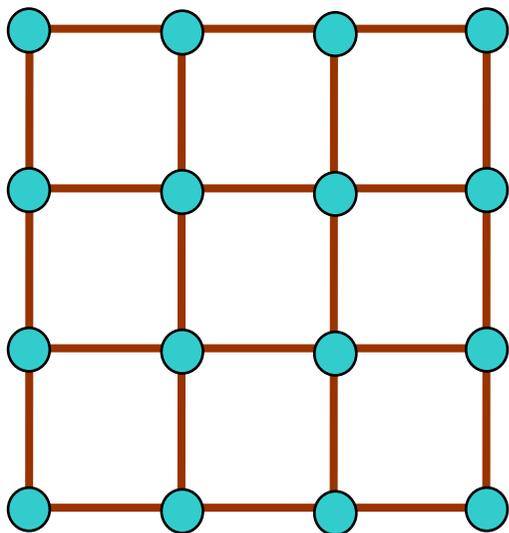
どうやって作るの？ 例えば、ネットワーク



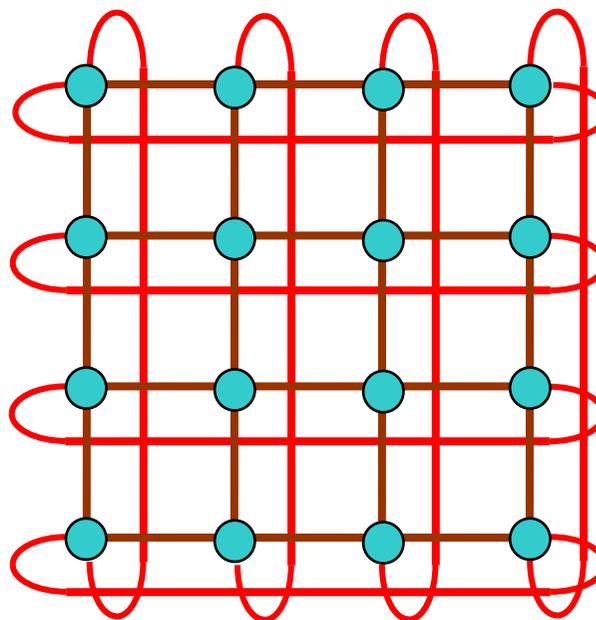
(a) Bus, Ring



(b) Crossbar



(c) Grid, mesh



(d) Torus



どうやって作るの？ 例えば, キャッシュ

- 共有キャッシュなし
- L2などの一部を共有？
- 非均一性？

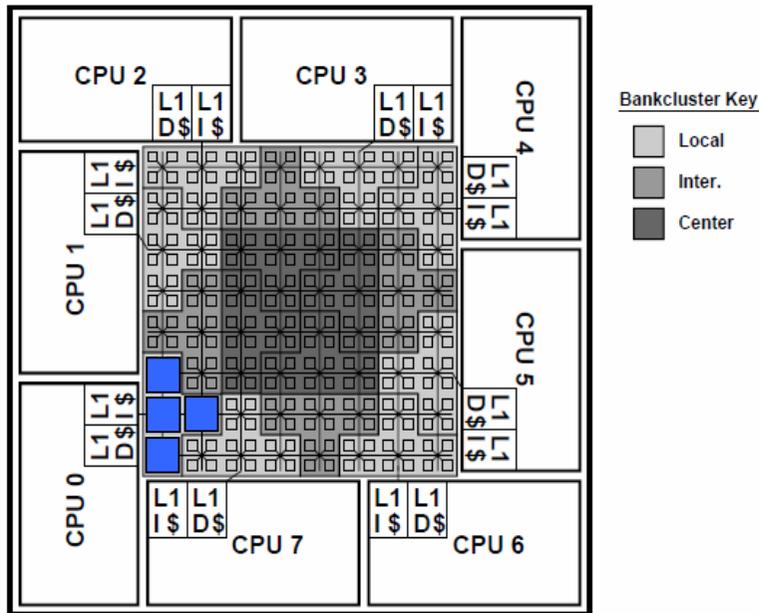
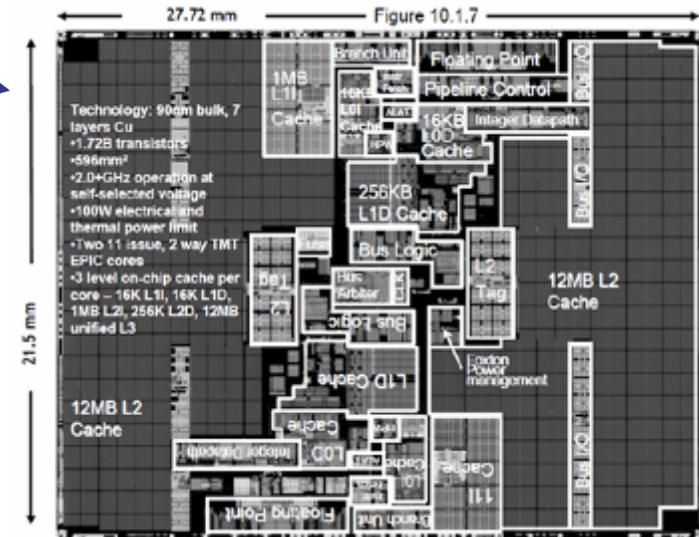


Figure 1. CMP-SNUCA Layout with CMP-DNUCA Bankcluster Regions



Intel Montecito, ISSCC

Managing Wire Delay in Large Chip-Multiprocessor Caches, MICRO-37



どうやって作るの？ 例えば、プロセッサコア

Processor	EV4	EV5	EV6	EV8-
Issue-width	2	4	6 (OOO)	8 (OOO)
I-Cache	8KB, DM	8KB, DM	64KB, 2-way	64KB, 4-way
D-Cache	8KB, DM	8KB, DM	64KB, 2-way	64KB, 4-way
Branch Pred.	2KB, 1-bit	2K-gshare	hybrid 2-level	hybrid 2-level (2X EV6 size)
Number of MSHRs	2	4	8	16

Table 1. Configuration of the cores

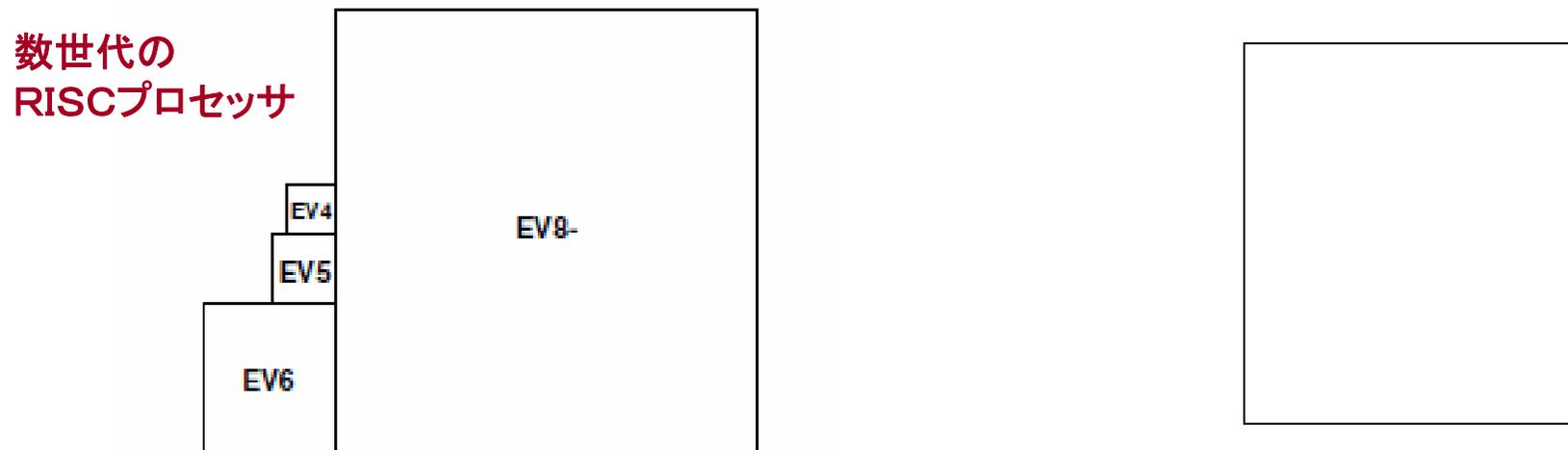
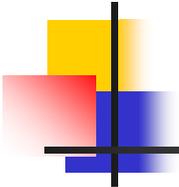


Figure 1. Relative sizes of the cores used in the study

Single-ISA Heterogeneous Multi-Core Architectures: The Potential for Processor Power Reduction, MICRO-36





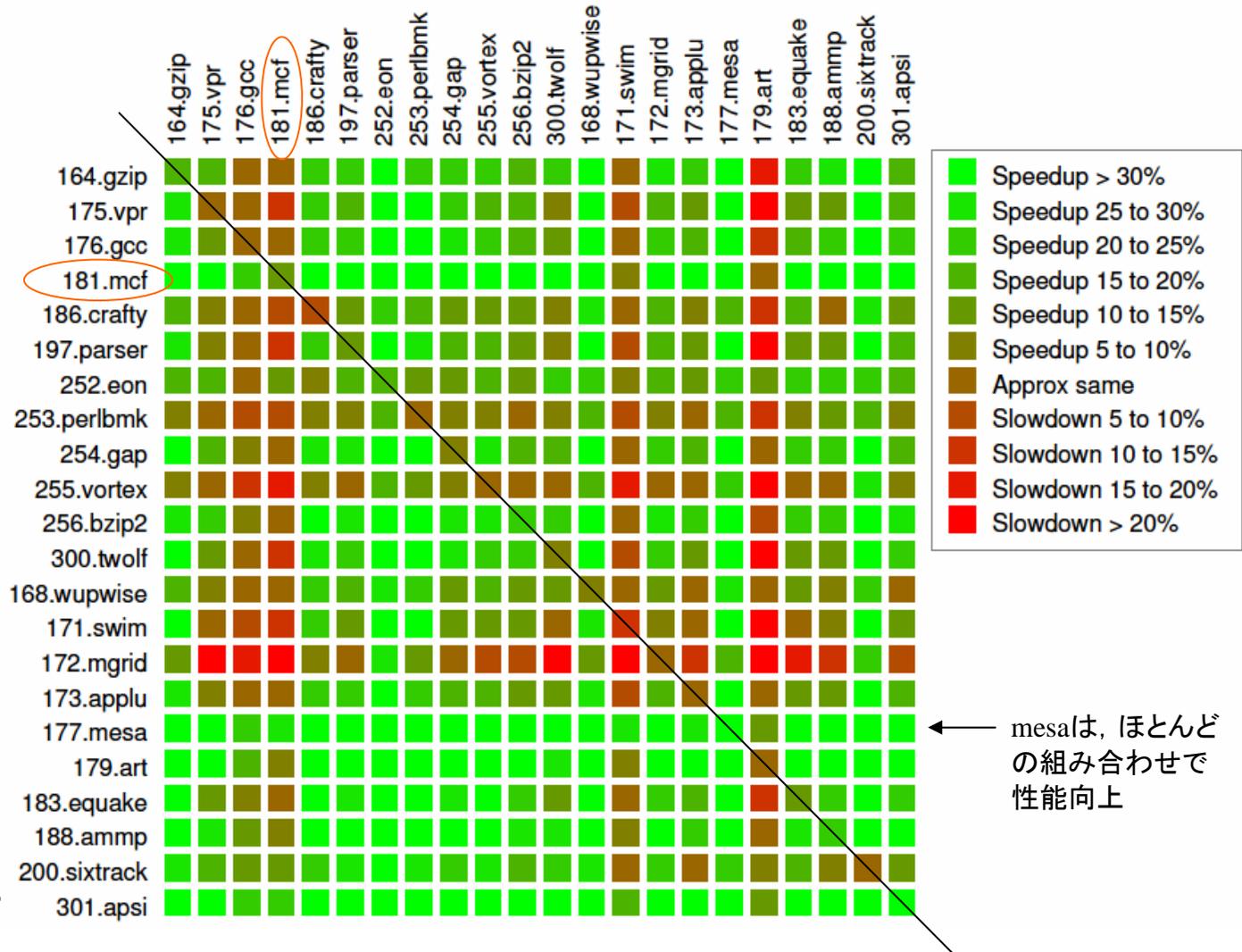
どうやって使うの？ プログラミングモデルなど

- マルチプログラミング
 - 沢山のプログラムを同時に動かす. 並列化が不要？
- 並列化しないと！
 - スループットの向上
 - トランザクション処理など.
 - シングルアプリケーションの高速化
 - 自動並列化コンパイラ, ライブラリなど
 - 分散メモリモデルの並列プログラミング
 - 共有メモリモデルの並列プログラミング
 - ソフトウェア分散共有メモリ
 - どんどんスレッド化プログラミング
 - などなど



アプリケーションの相性

- 対称性がない
- mcf, swim, art は悪影響を与える。
- 同じアプリケーションのペア(対角線)では性能低下が多い。
- McfはIPCが低く、キャッシュのミス率が高い。他のアプリケーションによって速度低下がおこらない。一方、高いキャッシュミスが他のアプリケーションの性能を低下させる。



研究としてのプロセッサアーキテクチャ

プロセッサアーキテクチャ



(1) 何を作るの？

命令セット, プロセッサの機能, 構成



(2) どうやって作るの？

アイデアを実現するアルゴリズム, 戦略,
トレードオフ

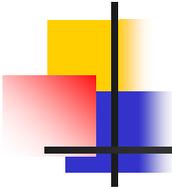


(3) 性能は？

ソフトウェアシミュレータによる評価

FPGAを用いるプロトタイプシステムによる評価





これから面白くなるプロセッサアーキテクチャ

■ 背景

- 潤沢なハードウェア資源

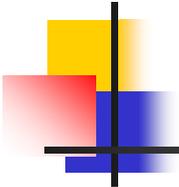
■ 制約

- 動作周波数は抑えたい, 配線遅延からモジュール化
- 作れること, 正しく動くこと, 使えること

■ 要求

- 速い, 低消費電力(低温), 高信頼, 低価格など





展望

- 鍵はプロセッサの**収斂**か，**多様化**か？
- たぶん，多様化
 - いろいろなアイデア，いろいろな製品，問題は製造コスト
- たぶん，プロセッサアーキテクチャから**プロセッサアーキテクチャ 2.0** へ
- **豊かな才能を思う存分に発揮できる領域へ！**

